



67211 - Control digital de etapas electrónicas de potencia

Guía docente para el curso 2013 - 2014

Curso: 1, Semestre: 1, Créditos: 4.0

Información básica

Profesores

- José Ignacio Artigas Mestre jiartiga@unizar.es

- Luis Ángel Barragán Pérez barragan@unizar.es

Recomendaciones para cursar esta asignatura

Se recomienda haber cursado o estar cursando la asignatura obligatoria “**Sistemas Electrónicos Avanzados**”.

Se recomienda tener conocimientos previos de diseño de circuitos digitales mediante metodologías y herramientas basadas en el uso del lenguaje **VHDL**.

Actividades y fechas clave de la asignatura

Importancia de los resultados de aprendizaje que se obtienen en la asignatura: Es importante formar profesionales que empleen técnicas digitales y dispongan de conocimientos actualizados para innovar y mejorar el control de las etapas de potencia. El control de las etapas electrónicas de potencia ha sido resuelto tradicionalmente mediante técnicas analógicas. Sin embargo, la tendencia actual es la sustitución de estos controladores analógicos por otros digitales. La razón es que la electrónica digital ha crecido en prestaciones y bajado en precio a un ritmo mucho mayor que la electrónica analógica. Esta tendencia a la digitalización ha motivado la asignatura que se presenta. En este sentido, la asignatura se centra en la utilización de FPGAs en lugar de circuitos digitales tipo microprocesador y en explotar las características del hardware específico, en especial la concurrencia y la velocidad de procesamiento.

Evaluación

Actividades de evaluación El estudiante deberá demostrar que ha alcanzado los resultados de aprendizaje previstos mediante las siguientes actividades de evaluación: **1:** La calificación de cada actividad será de 0 a 10 y se le asigna un peso para obtener la calificación global. **Examen escrito** Al final de curso se realizará un examen escrito individual con varias cuestiones teórico-prácticas tipo test o de respuesta corta. En el examen se podrán consultar los materiales del curso. Esta actividad supondrá el 30% de la calificación del estudiante en la asignatura. **Prácticas de laboratorio** Se valorará las prácticas de laboratorio y los posibles trabajos asociados, con un peso del 70% de la calificación del estudiante en la asignatura. Todas las prácticas se ponderan con el mismo valor, excepto última que se pondera con un valor doble. La evaluación se realizará mediante observación del trabajo realizado en el laboratorio y mediante el análisis de los informes de prácticas elaborados. Se considera en la evaluación la autonomía, el funcionamiento del diseño en la placa, los informes escritos de prácticas y la participación de cada uno de los integrantes del grupo en cada trabajo. La realización de las prácticas de laboratorio es obligatoria. Este método de aprendizaje supone una aproximación a un estilo de aprendizaje cooperativo, que permite al alumno la adquisición de competencias profesionales como el trabajo en equipo que serán muy útiles en su práctica profesional.

Presentación metodológica general El proceso de aprendizaje que se ha diseñado para esta asignatura se basa en lo siguiente: La asignatura tiene una orientación mixta, tanto teórica como aplicada, por lo tanto las actividades que están planificadas tienen ese doble carácter. **Clases magistrales participativas:** Sesiones expositivas y explicativas de contenidos, siempre acompañadas de resolución de problemas. Se presentarán los conceptos importantes y novedosos del diseño, simulación e implementación de controladores digitales en FPGAs utilizando el lenguaje de descripción de hardware VHDL. **Prácticas de laboratorio:** En grupos de dos personas, se aplican los conceptos teóricos en el laboratorio. Los estudiantes cuentan con los enunciados y el material complementario suministrado por el profesor, como manual de la placa de FPGA y hojas de características de circuitos integrados para cumplir el resultado pedido. Cada grupo elaborará un informe de cada práctica. Este método de aprendizaje supone una aproximación a un estilo de aprendizaje cooperativo, que permite al alumno la adquisición de competencias profesionales como el trabajo en equipo que serán muy útiles en su práctica profesional. **Tutoría:** Atención directa al estudiante. Identificación de problemas de aprendizaje. Orientación en la asignatura. **Evaluación:** Se evalúan tanto las habilidades aprendidas como las destrezas que se han desarrollado. Para gestionar el curso y facilitar la comunicación con los alumnos se utilizará la herramienta Moodle donde los alumnos podrán encontrar el material didáctico necesario para el seguimiento de la asignatura (copias de transparencias, bibliografía, enunciados de problemas y prácticas de laboratorio, etc.) y entregar los informes de prácticas. Actividades de aprendizaje programadas (Se incluye programa) El programa que se ofrece al estudiante para ayudarle a lograr los resultados previstos comprende las siguientes actividades... **1:** El programa se divide en las siguientes actividades: Comprensión y aplicación de los siguientes contenidos mediante clases magistrales participativas: Tema 1: Presentación e introducción a la asignatura. Tema 2: Diseño con FPGA para etapas de potencia. Tema 3: Simulación en VHDL de etapas de potencia. Tema 4: Moduladores. Generación digital de señales de disparo. Tema 5: Implementación de reguladores digitales en VHDL. Realización de las siguientes prácticas de laboratorio, en sesiones de dos horas. Es necesario venir al laboratorio con el trabajo preparatorio hecho (cálculos, diseño inicial...): Prác. 1: Control de convertidor A/D Simulación + Montaje Prác. 2: Modelado en VHDL de un convertidor buck Simulación Prác. 3: Modulador sigma-delta digital. Simulación + Montaje Prác. 4: Control digital de un convertidor buck (2 sesiones). Simulación + Montaje **Bibliografía** • Transparencias (apuntes) de la asignatura. Disponibles en <http://moodle.unizar.es>. • Enunciados de problemas y guiones de prácticas. Disponibles en <http://moodle.unizar.es>. • J.I. Artigas, L.A. Barragán, C. Orrite, I. Urriza, "Electrónica Digital. Aplicaciones y problemas con VHDL", Prentice-Hall, 2002. • S. Buso, P. Mattavelli, "Digital Control in Power Electronics", Lectures on Power Electronics #2, Morgan & Claypool, 2006. • J.A. Cobos, O. García, A. de Castro, A. Soto, "Keeping an eye on Digital Control", IEEE APEC 2006 Seminar, Dallas (USA). • Á. de Castro, "Aplicación del Control Digital basado en Hardware Específico para Convertidores de Potencia Conmutados", Tesis doctoral, UPM, 2003. Capítulo español del IEEE PELS. • D. Maksimovic, R. Zane, "Digital Control of Switched Mode Power Supplies", IEEE APEC 2006 Seminar, Dallas (USA). Planificación y calendario Calendario de sesiones presenciales y presentación de trabajos Se propone el siguiente calendario distribuido en 15 semanas teniendo en cuenta que en cada semana se dispone de 2 horas de clases magistrales y en 5 de ellas de 2 horas de laboratorio adicionales. Los informes de prácticas serán entregados mediante la herramienta Moodle dentro de la siguiente semana a la realización de cada práctica. El aula, laboratorio y horario concreto de las clases magistrales y de laboratorio aparecen en el calendario académico del centro. Asimismo, en éste se publica el calendario de exámenes.

Semana	Clases magistrales particip.	Laboratorio
1	Tema 1 (1 h) y Tema 2 (1 h)	
2	Tema 2	
3	Tema 2	
4	Tema 3	
5	Tema 3	
6	Tema 3	
7	Tema 4	Prác. 1
8	Tema 4	
9	Tema 4	Prác. 2
10	Tema 4	
11	Tema 5	Prác. 3
12	Tema 5	
13	Tema 5	Prác. 4-1
14	Tema 5	
15	Tema 5	Prác. 4-2