



Universidad
Zaragoza

Trabajo Fin de Grado

Control en modo tensión con microcontrolador de
un reductor tipo Buck.

Autor

Pablo Jaime Casas

Director

José Ignacio Artigas Maestre

Escuela de Ingeniería y Arquitectura.
Universidad de Zaragoza.
2015

DECLARACIÓN DE AUTORÍA Y ORIGINALIDAD

(Este documento debe acompañar al Trabajo Fin de Grado (TFG)/Trabajo Fin de Máster (TFM) cuando sea depositado para su evaluación).

D./D^a. Pablo Jaime Casas

con nº de DNI 77131522X en aplicación de lo dispuesto en el art.

14 (Derechos de autor) del Acuerdo de 11 de septiembre de 2014, del Consejo de Gobierno, por el que se aprueba el Reglamento de los TFG y TFM de la Universidad de Zaragoza,

Declaro que el presente Trabajo de Fin de (Grado/Máster) Grado _____, (Título del Trabajo)

Control en modo tensión con microcontrolador de un reductor tipo Buck

es de mi autoría y es original, no habiéndose utilizado fuente sin ser citada debidamente.

Zaragoza, 25 de septiembre de 2015

Fdo: Jaime Casas, Pablo.

Índice.

1. Introducción.....	3
1.1 Antecedentes.....	3
1.2 Objetivos y alcance.....	4
1.3 Especificaciones del diseño a desarrollar.....	5
2. Modelado del sistema.....	7
2.1 El reductor <i>Buck</i> ideal.....	7
2.2 Modelo promediado en gran señal.....	8
2.3 Modelo en pequeña señal.....	11
2.4 Modelado del retraso temporal.....	13
3. Diseño del controlador digital.....	15
3.1 Etapa de acondicionamiento y sincronismo del sistema.....	15
3.2 Selección de la frecuencia de muestreo.....	16
3.3 Consideraciones acerca de los ciclos límite.....	16
3.4 Obtención del regulador con <i>Sisotool</i>	17
3.5 Codificación en formato de coma fija de los coeficientes.....	18
4. Implementación del control en lenguaje C.....	21
4.1 Configuración inicial del microcontrolador.....	21
4.2 Interrupciones.....	21
4.3 Bucle principal: cálculo de las variables para el control.....	22
5. Diseño del soporte hardware.....	24
5.1 Selección de componentes.....	24
5.2 Montaje sobre placa de prototipos.....	25
5.3 Construcción del circuito impreso.....	25
6. Resultados experimentales.....	28
7. Conclusiones.....	31
Referencias.....	32
Anexo I. Modelado del sistema.....	33
Anexo II. Cálculos.....	41
Anexo III. Programa en lenguaje C.....	51

1. Introducción.

En este apartado introductorio se comentan las motivaciones que han llevado a la realización de este Trabajo de Fin de Grado (TFG) así como el contexto en el que se realiza y los conocimientos previos desde de los que se parte. Todo ello con la intención de destacar las competencias adquiridas a lo largo de los años de estudio de grado, relacionándolo con las distintas asignaturas que de manera especial tienen que ver con la temática de este TFG en particular.

Se detallan los objetivos que pretenden lograrse a la finalización de este TFG así como el alcance del trabajo. Se presentan de forma breve y ordenada los contenidos que se desarrollarán a lo largo de esta memoria técnica así como las metodologías y herramientas usadas en la misma.

1.1 Antecedentes.

El gran desarrollo tecnológico alcanzado hoy en día en el amplio campo de la electrónica, tanto industrial como doméstica, sería del todo inconcebible sin la capacidad de transformar eficientemente niveles de tensión para adaptarlos a las muy variadas necesidades finales. Es por ello que el uso de etapas convertidoras de electrónica de potencia con este fin esté hoy por hoy muy extendido, encontrándose ejemplos de su utilización como fuentes de alimentación conmutadas (en equipos industriales, automóviles, electrodomésticos...), accionamientos de motores de corriente continua (CC), industria aeroespacial, etc. [1]

Por todo ello, es lógica la inclusión en el itinerario formativo del Ingeniero de Tecnologías Industriales de este tipo de etapas de electrónica de potencia, siendo parte del temario de asignaturas como *Electrónica Digital y de Potencia* o *Sistemas Electrónicos Digitales*.

La idea inicial que motiva la realización de este trabajo es el aprovechamiento del resultado del proyecto para su posible uso en las prácticas que los futuros estudiantes del grado puedan realizar. Especialmente de aquellas asignaturas relacionadas con la materia como las mencionadas en el párrafo anterior. Por ello se ha elegido como elemento de control una placa de desarrollo de la familia MSP430 de Texas Instruments con la que el estudiante de este grado pueda estar familiarizado, ya que microcontroladores (MCUs) similares son estudiados a lo largo de los estudios en varias asignaturas, especialmente del bloque de optatividad de mecatrónica.

Los convertidores CC/CC son etapas de electrónica de potencia capaces de transformar una tensión a la entrada en otra distinta a la salida, que de forma habitual será regulada. Estas etapas basadas en transistores y diodos pueden conformar diferentes topologías: reductoras (tipo *Buck*), elevadoras (tipo *Boost*) o reductoras-elevadoras (tipo *Buck-Boost*, *flyback* o *Cuk*). [2]

En el caso concreto de este trabajo trataremos sobre el análisis, modelado y control de un reductor *Buck*. Estos sistemas son no lineales y variantes en el tiempo, por lo que las técnicas clásicas de control lineal vistas en asignaturas como *Sistemas Automáticos* o *Ingeniería de control* no son de inmediata aplicación. Para resolverlo, se desarrollarán modelos promediados sobre el periodo de conmutación (T_{sw}) en pequeña señal, sobre los

dos circuitos equivalentes que se dan en el sistema en función del estado (conducción o corte) del transistor. Por mayor simplicidad se considerará que el reductor trabaja en Modo de Conducción Continua (MCC), es decir, la intensidad circulando por la bobina del convertidor será no nula en cualquier instante de tiempo.

El control se realizará en modo tensión realimentando por lazo cerrado la tensión de salida del convertidor, la acción de entrada al sistema será la relación de servicio o *duty ratio* del cual depende de forma ideal la relación entre las tensiones de entrada y de salida. El algoritmo de control se implementará en coma fija y lenguaje C sobre la placa de desarrollo MSP430FR5739 [3] del fabricante Texas Instruments, cuyas características constructivas y prestaciones marcarán el cálculo y dimensionado tanto del regulador como del modelo físico del reductor.

La construcción del reductor *Buck* se realizará de forma que su conexión con la placa de desarrollo se realice de forma sencilla a través de los pines que la propia placa integra, de forma que el conjunto final sea robusto y compacto. En la Figura 1, se muestra un esquema con los bloques fundamentales que integrará el diseño que se desarrollará a lo largo de este TFG, para que el lector tenga una visión de conjunto del proyecto.

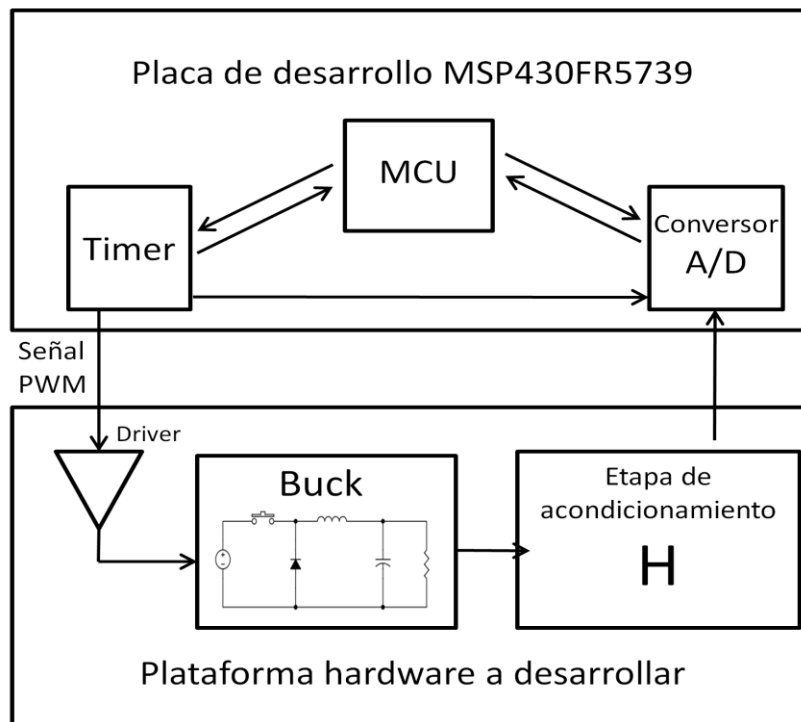


Figura 1

1.2 Objetivos y alcance.

Los objetivos que se plantean conseguir a la finalización de este TFG son:

- Obtener un modelo matemático adecuado del convertidor reductor *Buck* sobre el que se trabajará.
- Diseñar un controlador que asegure un error de posición cero a la salida del sistema y que permita obtener una tensión regulada y constante ante cambios en la carga o la tensión de entrada.

- Realizar una correcta implementación del controlador en lenguaje C y coma fija sobre la placa MSP430FR5739.
- Diseñar y montar la placa de circuito impreso con el *Buck* para su fácil conexión con la placa de control.
- Verificar el correcto funcionamiento del sistema mediante pruebas reales en el laboratorio.

Para alcanzar dichos objetivos se realizarán las siguientes tareas durante el desarrollo del presente trabajo:

- Se obtendrá el modelo dinámico del reductor mediante el promediado de los distintos estados del sistema a lo largo del periodo de conmutación T_{sw} . Posteriormente, se usará esa planta para el cálculo del regulador mediante la aplicación *Sisotool* de *Matlab*. Se realizará la discretización del regulador a través de la función *c2d* de *Matlab* mediante transformación bilineal.
- Se comprobará el correcto funcionamiento de la planta y del regulador discretizado a través de su simulación en *Simulink*.
- Se adaptarán los coeficientes al formato numérico en coma fija más adecuado para su implementación en lenguaje C en el MCU.
- Se comprobará el correcto funcionamiento de las ecuaciones en coma fija mediante su simulación en *Simulink*.
- Se construirá el prototipo del *Buck* sobre una placa de prototipado para realizar sobre él las comprobaciones necesarias.
- Se realizará el programa en C a través del entorno de desarrollo *Code Composer Studio* de Texas Instruments para implementar el regulador y todas las funciones auxiliares sobre el microcontrolador elegido.
- Se diseñará mediante la aplicación *Eagle* la placa de circuito impreso sobre la que se montará definitivamente el reductor *Buck*.
- Se analizará y comprobará el correcto funcionamiento del sistema mediante pertinentes pruebas en el banco del laboratorio.

1.3 Especificaciones del diseño a desarrollar.

El sistema a desarrollar consta de dos partes bien diferenciadas, por un lado la placa comercial de desarrollo LaunchPad MSP430FR5739 de Texas Instruments y por otro lado la placa que contendrá el convertidor *Buck*.

La placa de desarrollo MSP430FR5739 ha sido elegida por su disponibilidad e idoneidad, ya que tiene una velocidad de procesamiento superior a la de otros modelos vistos a lo largo de los estudios del grado ya que cuenta con multiplicador-acumulador hardware, requisito deseable para implementar en lenguaje C las ecuaciones de control del sistema.

En cuanto a las especificaciones del reductor se han buscado características similares a las del reductor usado en las prácticas de Electrónica Digital y de Potencia aunque en

versión síncrona; cabe destacar que se ha elegido como tensión de entrada $12V_{dc}$ y como tensión a la salida $6V_{dc}$, lo cual genera una relación de servicio de valor 0.5. El resto de valores fundamentales para el diseño se muestran en la Figura 2, siendo éstos valores reales de los componentes medidos en el laboratorio. El cálculo de los valores elegidos se muestra de forma detallada en AII.1 Cálculos sobre los parámetros más relevantes del reductor *Buck*.

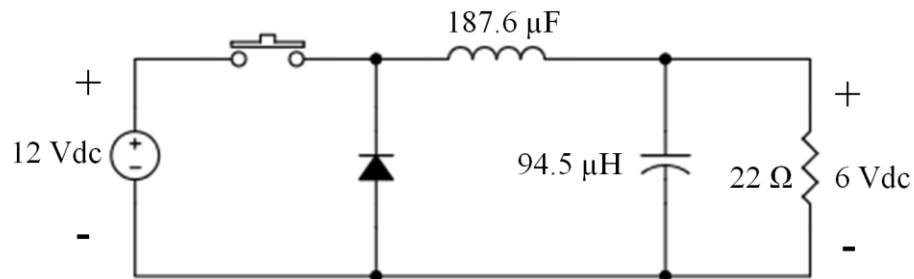


Figura 2

Otro parámetro relevante son las dimensiones del prototipo final del reductor. Este ha de encajar en los conectores de los que dispone la placa de desarrollo de manera que el montaje final sea lo más compacto y robusto posible.

2. Modelado del sistema.

En el presente apartado se obtiene un modelo dinámico del comportamiento del reductor *Buck* sobre el cual se calcularán y simularán las leyes necesarias para su control en posteriores apartados de este mismo TFG.

En primer lugar, se realiza una breve introducción general sobre los principios básicos y parámetros más importantes en el funcionamiento de este tipo de reductores.

A continuación se desarrolla el modelo en gran señal del sistema eléctrico para las dos configuraciones existentes, así como el cálculo promediado de las distintas variables en el periodo de conmutación.

Finalmente, se obtiene el modelo en pequeña señal a través de la perturbación y linealización del modelo previamente obtenido. Todo ello con la finalidad de obtener una función de transferencia en el espacio continuo que relacione las variables de salida con la relación de servicio.

2.1 El reductor *Buck* ideal.

El principio de funcionamiento de un convertidor reductor tipo *Buck* se basa en la aplicación de una tensión continua a una carga durante un tiempo t_{ON} dentro de un periodo de conmutación T_{SW} [4].

En un reductor *Buck* ideal, como el mostrado en la Figura 3, la tensión de salida queda directamente relacionada con la tensión de entrada a través de la relación de servicio o *duty ratio*, definida como:

$$d(t) = \frac{t_{ON}}{T_{SW}} \quad (\text{Ec. 2-1})$$

A partir de esto también podemos afirmar que:

$$d'(t) = 1 - d(t) \quad (\text{Ec. 2-2})$$

$$T_{SW} = t_{ON} + t_{OFF} \quad (\text{Ec. 2-3})$$

Siendo T_{SW} el periodo de conmutación del convertidor, t_{ON} el tiempo de dicho periodo durante el cual el interruptor de potencia se encuentra conduciendo y t_{OFF} el tiempo durante el que está en corte.

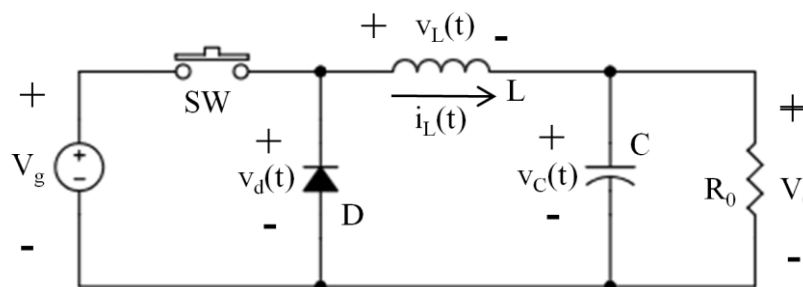


Figura 3

Para el análisis del convertidor de este trabajo asumiremos que el *Buck* se encuentra en Modo de Conducción Continua (MCC), es decir que la corriente circulando por la bobina $i_L(t)$ es no nula en cualquier instante de tiempo.

Esto a su vez genera dos topologías distintas en función del estado de *SW* durante t_{ON} (conducción) y t_{OFF} (corte), como se muestra en la Figura 4 obtenida de [5].

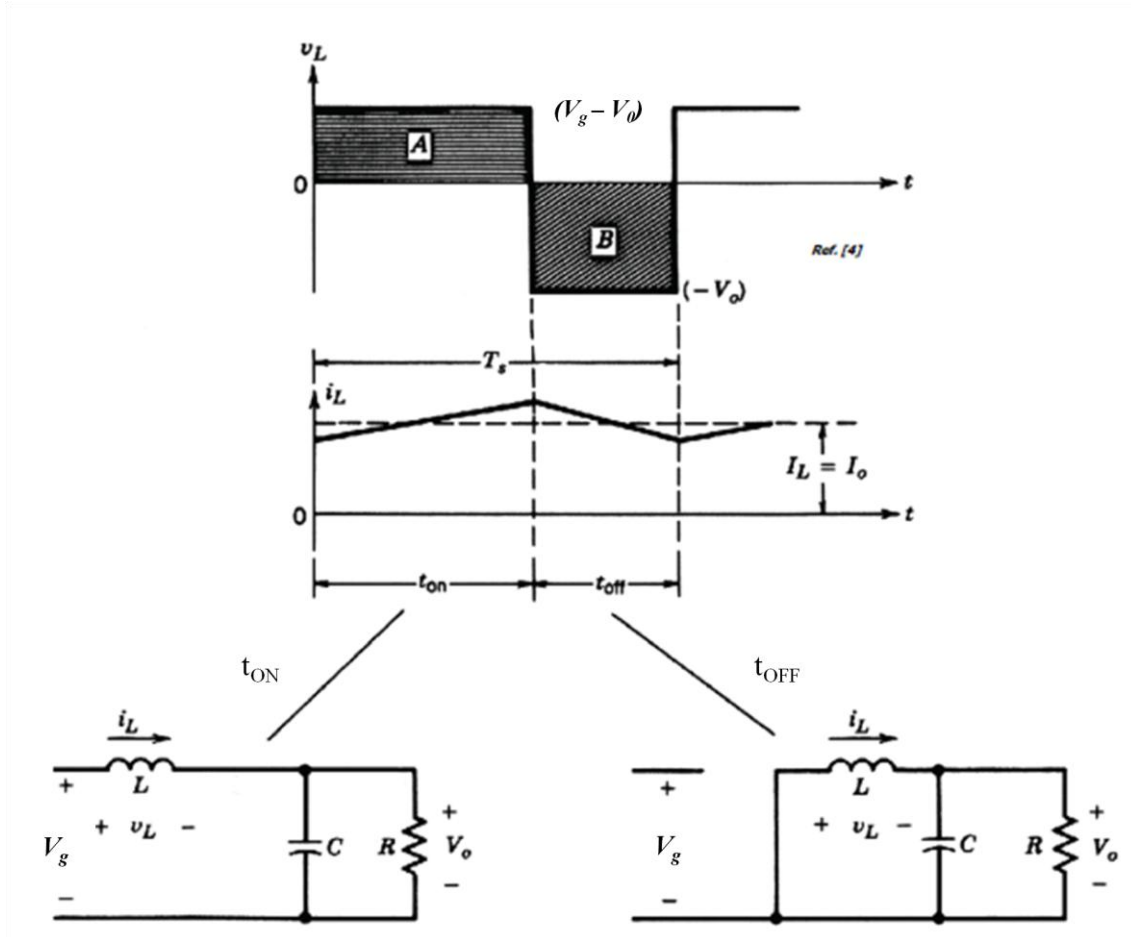


Figura 4

Para este tipo de reductor, operando en MCC y en régimen estacionario también se cumple la expresión:

$$D = \frac{V_o}{V_g}, \text{ siendo } D \text{ y } V_o \text{ los valores en el permanente de } d(t) \text{ y } v_o(t).$$

2.2 Modelo promediado en gran señal.

Para realizar el modelado del sistema con un grado mayor de realismo, se tendrán en cuenta las resistencias parásitas del inductor y del condensador a la hora de plantear el circuito equivalente. Quedando finalmente como se muestra en la Figura 5.

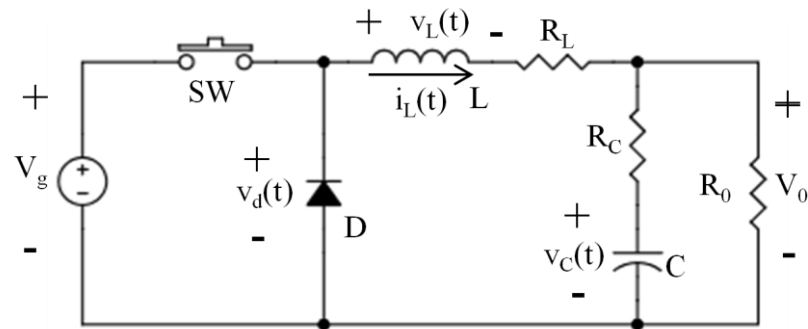


Figura 5

Además, como hemos discutido en el apartado anterior, el convertidor *Buck* trabajando en MCC da lugar a dos configuraciones de circuito equivalente diferenciadas, dependiendo del estado del *SW* (conducción o corte). Analizaremos cada una de ellas por separado.

2.2.1 Durante t_{ON} , *SW* en conducción.

La configuración del convertidor en este estado toma la forma que se muestra en la Figura 6.

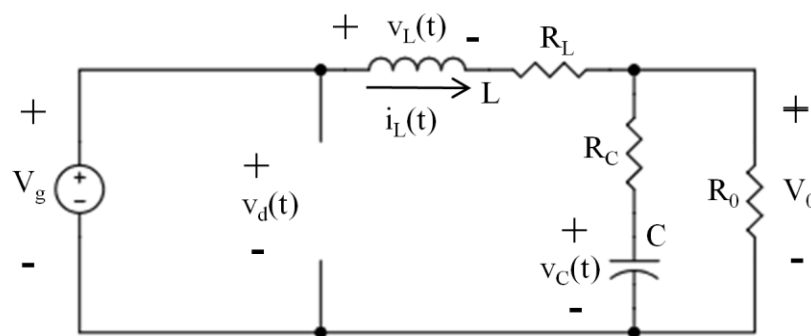


Figura 6

En primer lugar se plantean las ecuaciones en las que intervienen aquellos elementos del sistema capaces de almacenar energía [6].

$$v_d(t) = V_g = L \frac{di_L(t)}{dt} + i_L(t)R_L + v_0(t) \quad (\text{Ec. 2-4})$$

$$i_L(t) = C \frac{dv_C(t)}{dt} + \frac{v_0(t)}{R_0} \quad (\text{Ec. 2-5})$$

$$v_0(t) = v_C(t) + C \frac{dv_C(t)}{dt} R_C \quad (\text{Ec. 2-6})$$

A través de los procedimientos matemáticos mostrados con todo detalle en el Anexo I de este mismo trabajo, obtenemos las siguientes matrices del modelo de espacio de estados del convertidor.

$$A_{ON} = \begin{pmatrix} a & b \\ c & d \end{pmatrix}; B_{ON} = \begin{pmatrix} 0 & 0 \\ 0 & \frac{1}{L} \end{pmatrix}; C_{ON} = \begin{pmatrix} e & f \\ 0 & 1 \end{pmatrix}$$

Quedando finalmente las siguientes ecuaciones que definen el comportamiento del sistema durante el estado de conducción del SW en el t_{ON} .

$$\dot{x}(t) = A_{ON}x(t) + B_{ON}u(t) \quad (\text{Ec. 2-7})$$

$$y(t) = C_{ON}x(t) \quad (\text{Ec. 2-8})$$

Siendo x el vector de variables de estado e y el vector de salidas.

2.2.2 Durante t_{OFF} , SW en corte.

En este periodo la topología que toma el sistema es la que se muestra en la Figura 7.

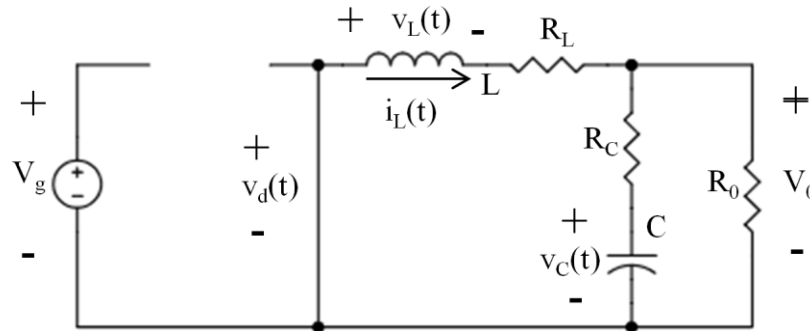


Figura 7

De ella obtenemos las siguientes ecuaciones:

$$v_x(t) = -V_D = L \frac{di_L(t)}{dt} + i_L(t)R_L + v_0(t) \quad (\text{Ec. 2-9})$$

$$i_L(t) = C \frac{dv_C(t)}{dt} + \frac{v_0(t)}{R_0} \quad (\text{Ec. 2-10})$$

$$v_0(t) = v_C(t) + C \frac{dv_C(t)}{dt} R_C \quad (\text{Ec. 2-11})$$

De manera idéntica a lo mostrado en el t_{ON} obtenemos las matrices del modelo de estado para el t_{OFF} (cálculos detallados en el Anexo I. Modelado del sistema.). Se observa que las matrices para ambos estados son idénticas a excepción de la matriz de coeficientes que acompañan a las acciones sobre el sistema $u(t)$. Por tanto tendremos:

$$A_{ON} = A_{OFF} ; C_{ON} = C_{OFF} ; B_{OFF} = \begin{pmatrix} 0 & 0 \\ -\frac{1}{L} & 0 \end{pmatrix}$$

Quedando el modelo de espacio de estado finalmente definido de la siguiente manera:

$$\dot{x}(t) = A_{OFF}x(t) + B_{OFF}u(t) \quad (\text{Ec. 2-12})$$

$$y(t) = C_{OFF}x(t) \quad (\text{Ec. 2-13})$$

2.2.3 Promediado del modelo en gran señal.

Obtenemos las variables de estado, acciones, salidas y relación de servicio promediadas sobre el periodo de conmutación de la siguiente manera:

$$X = \frac{1}{T_{SW}} \int_t^{t+T_{SW}} x(\tau) d\tau; U = \frac{1}{T_{SW}} \int_t^{t+T_{SW}} u(\tau) d\tau$$

$$Y = \frac{1}{T_{SW}} \int_t^{t+T_{SW}} y(\tau) d\tau; D = \frac{1}{T_{SW}} \int_t^{t+T_{SW}} d(\tau) d\tau$$

Recordando la Ec. 2-2, podemos definir:

$$D' = 1 - D \quad (\text{Ec. 2-14})$$

Y con ello obtenemos el modelo promediado de gran señal de la siguiente manera:

$$\dot{X} = (DA_{ON} + D'A_{OFF})X + (DB_{ON} + D'B_{OFF})U \quad (\text{Ec. 2-15})$$

$$Y = (DC_{ON} + D'C_{OFF})X \quad (\text{Ec. 2-16})$$

Quedando definidas las matrices promediadas de la siguiente forma:

$$A = DA_{ON} + D'A_{OFF} \quad (\text{Ec. 2-17})$$

$$B = DB_{ON} + D'B_{OFF} \quad (\text{Ec. 2-18})$$

$$C = DC_{ON} + D'C_{OFF} \quad (\text{Ec. 2-19})$$

2.3 Modelo en pequeña señal.

Para obtener el modelo en pequeña señal [1] partimos de las ecuaciones promediadas obtenidas en el apartado anterior, las cuales perturbaremos y linealizaremos en torno a un punto de operación para obtener el modelo definitivo. Consultar el A1.2 Obtención del modelo de pequeña señal., para ver los cálculos más detallados.

La perturbación P introducida es de la misma naturaleza que la relación de servicio y de carácter substractivo. Por tanto tendremos las siguientes ecuaciones promediadas y perturbadas:

$$(\text{Ec. 2-20})$$

$$\dot{X} = \left[(D - P)A_{ON} + (D' + P)A_{OFF} \right] X + \left[(D - P)B_{ON} + (D' + P)B_{OFF} \right] U$$

$$Y = \left[(D - P)C_{ON} + (D' + P)C_{OFF} \right] X \quad (\text{Ec. 2-21})$$

El punto de operación calculado es el siguiente:

$$X_0 = \begin{pmatrix} V_c \\ I_L \end{pmatrix} = \begin{pmatrix} 5.6423V \\ 0.2565A \end{pmatrix} \quad (\text{Ec. 2-22})$$

Linealizando la Ec.2-20 y la Ec.2-21 en torno a este punto y manipulando matemáticamente las expresiones llegamos a las siguientes ecuaciones:

$$\dot{x} = Ax + Bu + B_d d + B_p p \quad (\text{Ec. 2-23})$$

$$y = Cx \quad (\text{Ec. 2-24})$$

Siendo Bd y Bp las matrices de coeficientes que acompañan a la relación de servicio y a la perturbación respectivamente. Al tratarse de una expresión lineal la Ec. 2-23, podemos aplicar el principio de superposición para obtener la función de transferencia únicamente respecto de la entrada d :

$$G(s) = \begin{pmatrix} \frac{1.408 \cdot 10^4 s + 7.096 \cdot 10^8}{s^2 + 1745s + 5.595 \cdot 10^7} \\ \frac{6.77 \cdot 10^4 s + 3.225 \cdot 10^7}{s^2 + 1745s + 5.595 \cdot 10^7} \end{pmatrix} \quad (\text{Ec. 2-25})$$

Siendo la primera componente de la expresión anterior, la dinámica de la tensión en el condensador con respecto al $duty$, mientras que la segunda componente modela el comportamiento de la corriente que atraviesa la bobina en función del $duty$. En la Figura 8 se muestra el diagrama de *Bode* de ambas funciones de transferencia, dicho diagrama se ha obtenido con la función *bode* de *Matlab*.

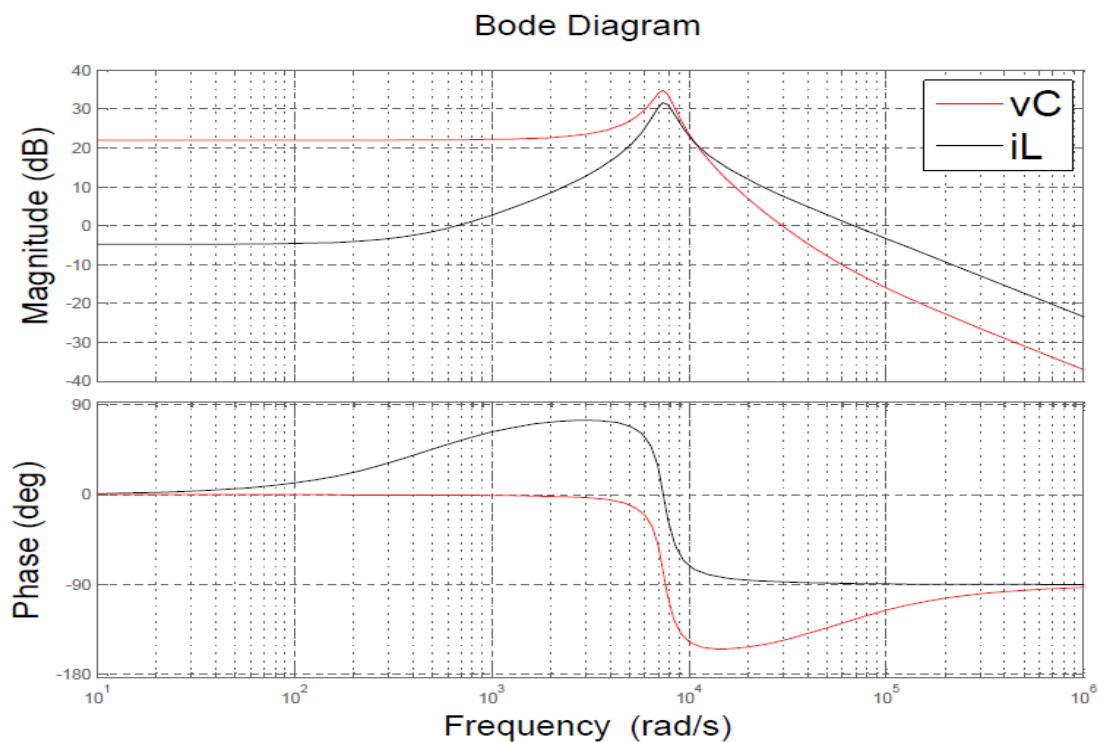


Figura 8

Se puede observar que el comportamiento es el habitual de un sistema de segundo orden con cero. Obtenemos el factor de amortiguamiento y la frecuencia natural del sistema a través de la función *damp* de *Matlab*. Siendo $w_n = 7480 \text{ rad/s}$ y $\zeta = 0.1167$.

Para verificar que el sistema es controlable y observable primero debemos construir las matrices de controlabilidad y observabilidad de la siguiente manera:

$$Con_{2 \times 4} = (B \quad AB) = \begin{pmatrix} 0 & 0 & -2.7937 & 2.7937 \\ -0.0003 & 0.0003 & 0.3381 & -0.3381 \end{pmatrix} \cdot 10^7 \quad (\text{Ec. 2-26})$$

$$Obs_{4 \times 2} = \begin{pmatrix} C_p \\ C_p A_p \end{pmatrix} = \begin{pmatrix} 0.0001 & 0 \\ 0 & 0.0001 \\ -0.1570 & 1.0119 \\ -0.5280 & -0.1269 \end{pmatrix} \cdot 10^4 \quad (\text{Ec. 2-27})$$

La condición de controlabilidad y observabilidad del sistema es que el rango de las respectivas matrices sea igual al número de variables de estado. Para este caso se comprueba que:

$$\text{rank}(Con) = \text{rank}(Obs) = 2 = n \quad (\text{Ec. 2-28})$$

Siendo n el número de variables de estado del sistema; por tanto, podemos afirmar que el sistema es controlable y observable.

2.4 Modelado del retraso temporal.

A través de las pruebas de laboratorio realizadas se comprobó que la máxima velocidad de reloj del MCU MSP430FR5739 [7] es insuficiente para realizar las operaciones de control digital necesarias en un único período de muestreo.

Para solucionar este hecho se ha optado por utilizar la muestra obtenida por el conversor analógico digital para actualizar el *duty ratio* con un periodo y medio de retraso. Para mayor claridad, en la Figura 9 se muestra el funcionamiento real del convertidor, siendo 1 la señal del *timer* utilizado para generar el periodo de muestreo, 2 la actualización software de la variable que almacena el valor del *duty* y 3 la toma de una muestra por parte del conversor A/D. Cabe destacar que aunque la actualización del valor de la variable del *duty* se realiza al comienzo de cada periodo de muestreo, ésta no se hace efectiva hasta aproximadamente la mitad de dicho periodo, ya que en el punto de trabajo en el permanente $D \cong 0.5$.

Como puede apreciarse, la muestra obtenida en 3 se actualiza en aproximadamente la mitad del periodo siguiente, lo que genera un *delay* de $1.5T_{sw}$.

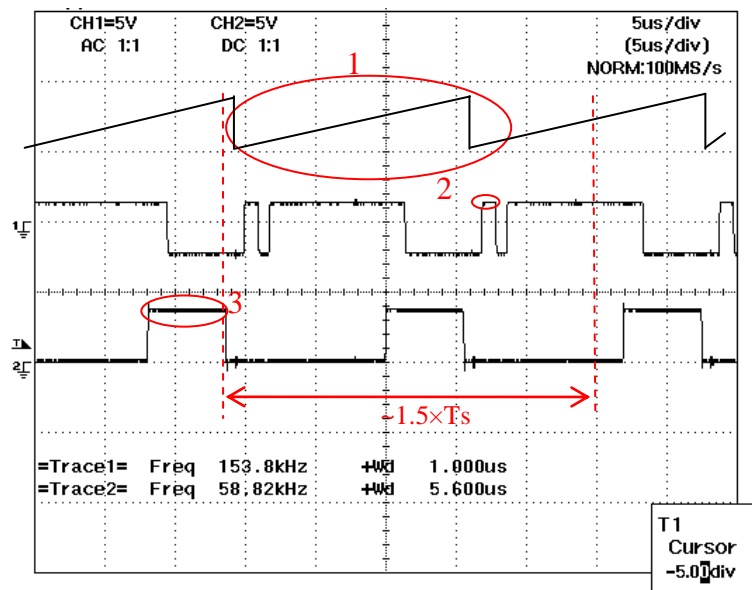


Figura 9

Este *retraso temporal* se ha modelado a través de la siguiente aproximación de Padé de primer orden [8]:

$$D(s) = \frac{1 - \frac{T_d}{2}s}{1 + \frac{T_d}{2}s} \quad (\text{Ec. 2-29})$$

Aplicando este retraso a la función de transferencia del modelo calculado en el apartado 2.3 Modelo en pequeña señal., obtenemos:

$$G(s) = \frac{-0.176s^2 + 5212s + 7.096 \cdot 10^8}{1.25 \cdot 10^{-5}s^3 + 1.022s^2 + 2445s + 5.595 \cdot 10^7} \quad (\text{Ec. 2-30})$$

3. Diseño del controlador digital.

En las primeras líneas de este apartado se parte de la función de transferencia obtenida en el capítulo 2. Modelado del sistema., para obtener un controlador en el espacio continuo a través de la aplicación software para *Matlab Sisotool* y apoyándonos en textos de referencia como [8].

Una vez obtenida la ecuación de dicho controlador, se procede a su discretización a través de un método adecuado. y a la verificación del correcto comportamiento del sistema regulado.

Finalmente, se realiza la transformación del formato de los coeficientes del regulador a coma fija para su futura implementación en microcontrolador y se verifica el correcto funcionamiento de esta transformación a través de una última simulación.

3.1 Etapa de acondicionamiento y sincronismo del sistema.

Para realimentar la tensión de salida del reductor Buck, el nivel de tensión ha de acondicionarse para su conexión con la entrada analógica del MCU. Ya que la tensión de alimentación del microcontrolador es de $3.6V$, se ha calculado que la ganancia de esta etapa ha de ser de 0.42 para asegurar que de esta forma el valor de lectura del conversor A/D en el régimen estacionario se encuentra en torno al 70% del valor máximo del rango dinámico del conversor. Para consultar cálculos más detallados acerca de la etapa de acondicionamiento *H* consultar AII.6 Cálculos sobre la etapa de acondicionamiento del conversor A/D.

También resulta necesaria la inclusión de un filtro a la entrada del conversor A/D a una frecuencia tal que se evite el error en la medición por la inclusión de ruidos de frecuencias altas. Para ello el valor del condensador a colocar será de unos $200pF$.

Finalmente, cabe destacar que en los sistemas eléctricos controlados mediante modulación PWM aparecen corrientes con componentes frecuenciales de valores múltiples de la frecuencia de conmutación f_{sw} . Para cumplir el teorema de muestreo de Nyquist la frecuencia de muestreo f_s debería ser muy inferior a f_{sw} , lo cual es imposible para aplicaciones de este tipo. Para solucionarlo se plantea la sincronización (ver Figura 10 obtenida de [9]) del muestreo para evitar la aparición de *aliasing* debido al rizado.

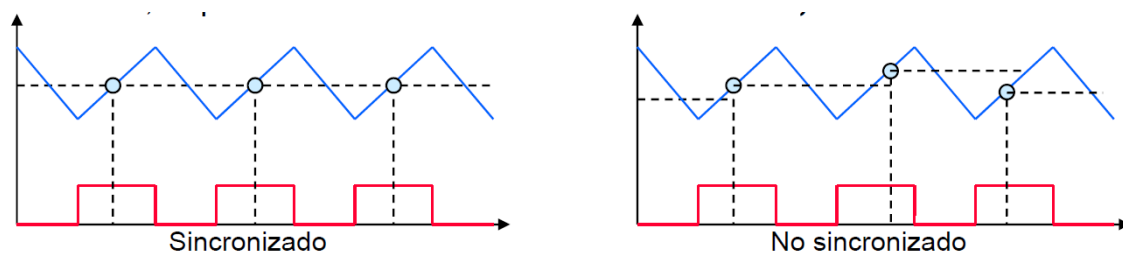


Figura 10

Con esta sincronización se cumple que el periodo de muestreo y el periodo de conmutación son iguales ($T_s = T_{sw}$). De esta manera la propia planta actúa como filtro de paso bajo evitando la aparición de oscilaciones de baja frecuencia en la tensión de salida.

3.2 Selección de la frecuencia de muestreo.

En los sistemas electrónicos de potencia conmutados, una alta frecuencia favorece la obtención de poco rizado en la tensión de salida del convertidor. Por otro lado, el *timer* encargado de la generación de la señal PWM debe contar con la definición suficiente para evitar problemas relacionados con la aparición del fenómeno de los ciclos límite.

Por ello se ha elegido implementar un contador con una definición de 400 valores a una frecuencia de $24MHz$ (frecuencia máxima del MCU), lo cual genera una frecuencia de conmutación aceptable para la ejecución de un *Buck* de $T_{sw} = 60kHz$.

3.3 Consideraciones acerca de los ciclos límite.

La no linealidad introducida por la cuantificación del convertidor A/D y la señal digital de control PWM puede generar oscilaciones de baja frecuencia en la salida conocidas como ciclos límite. Para evitar la aparición de ciclos límite relacionados con estos elementos, ha de cumplirse la siguiente relación [9]:

$$q_{ADC} > H \cdot V_g \cdot q_{PWM} \quad (\text{Ec. 3-1})$$

Siendo H la ganancia de la etapa de acomodación, V_g la tensión aguas arriba del reductor, q_{ADC} el paso de cuantificación del A/D y q_{PWM} el paso de cuantificación del PWM. Configurando la definición del convertidor A/D que integra el MCU a 8 bits podemos comprobar que la desigualdad anterior se cumple garantizando la no aparición de ciclos límite por estos motivos.

$$\frac{3.6}{256} > 0.42 \cdot 12 \cdot \frac{1}{400}$$

$$0.0140 > 0.0126$$

Otra fuente de problemas relacionados con los ciclos límite sería la cuantificación llevada a cabo por la ganancia del integrador del regulador. Esta cuantificación fuerza que el paso de cuantificación mínimo del PWM sea $K_I \cdot q_{ADC}$ y para evitar los ciclos límite ha de verificarse que [9]:

$$H \cdot V_g \cdot K_I < 1 \quad (\text{Ec. 3-2})$$

Siendo K_I la ganancia introducida por el compensador integral. Por lo que podemos verificar su cumplimiento:

$$0.42 \cdot 12 \cdot 8.59 \cdot 10^{-3} < 1$$

$$0.043 < 1$$

3.4 Obtención del regulador con *Sisotool*.

Para una información más detallada sobre el procedimiento seguido para el cálculo del regulador consultar AII.5 Cálculos sobre el regulador.

La ecuación del regulador obtenida es la siguiente:

$$C(s) = 51.573 \cdot \frac{(1+0.0002s)(1+0.0033s)}{s(1+8.2 \cdot 10^6 s)} \quad (\text{Ec. 3-3})$$

A continuación, a través de la función *c2d* se ha discretizado el regulador para un periodo de muestreo $T_s = 16.67 \mu s$. Para llevar a cabo dicha discretización se ha forzado al programa a usar el método de la transformada bilineal a través de la opción '*tustin*'.

Con todo ello el regulador obtenido, esta vez en el espacio discreto, tiene la siguiente forma:

$$C(z) = 2.1896 \cdot \frac{(z-0.9207)(z-0.995)}{(z+0.007979)(z-1)} \quad (\text{Ec. 3-4})$$

Para comprobar el correcto funcionamiento del regulador discretizado se ha realizado el siguiente esquema (ver Figura 11) en *Simulink* para su simulación. En él se ha modelado por una parte la topología real del reductor *Buck* incluyendo los valores definitivos medidos en laboratorio de los componentes montados en el prototipo físico final y sus resistencias parásitas, y por otra parte la cadena de realimentación incluyendo la función de transferencia del controlador ya discretizado y otros elementos auxiliares como ganancias, referencias y el generador de la señal PWM.

Se ha implementado una segunda resistencia en paralelo controlable a través de un interruptor para poder observar el comportamiento del sistema ante una variación brusca de la carga.

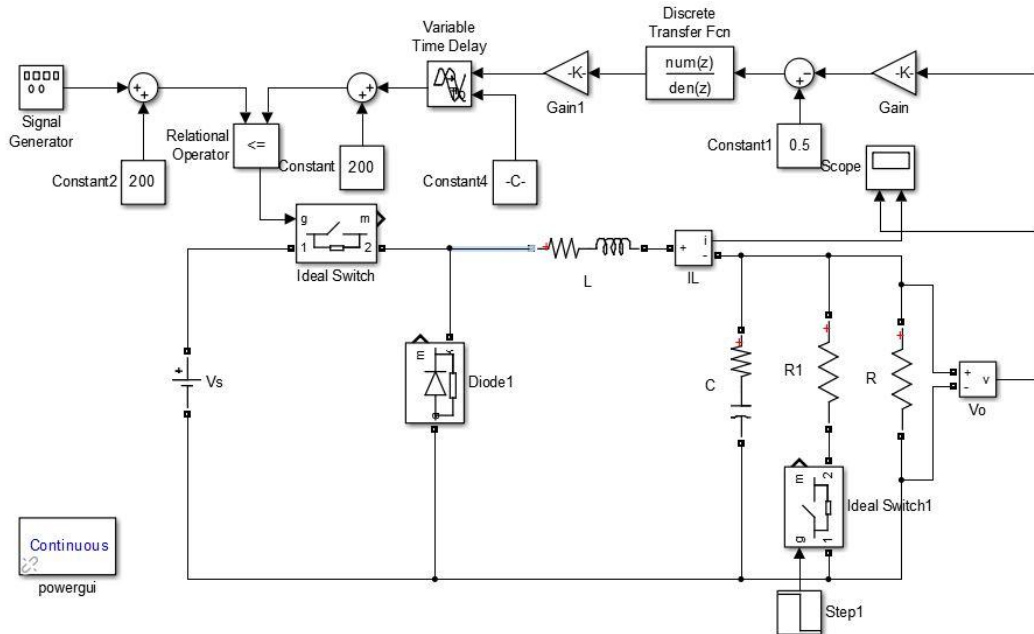


Figura 11

En la Figura 12 se puede observar la tensión de salida del regulador desde el momento del arranque. También se puede apreciar el comportamiento del sistema ante un cambio brusco de la carga (de 22Ω a 11Ω) y como en un breve espacio de tiempo recupera el nivel de tensión de referencia con error de posición cero.

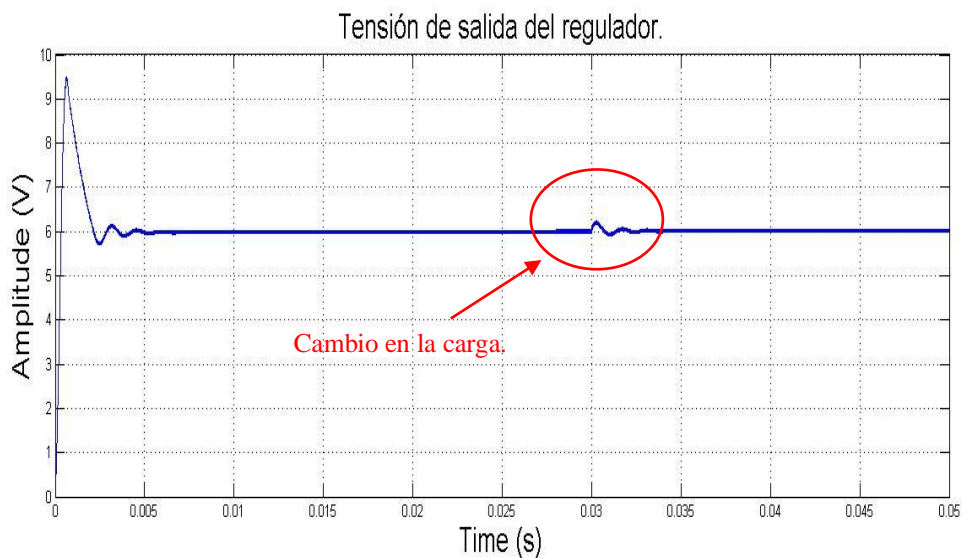


Figura 12

Por ello podemos concluir que el resultado de la discretización del regulador es adecuado para su implementación.

3.5 Codificación en formato de coma fija de los coeficientes.

Para la posterior implementación del regulador en el microcontrolador de forma eficiente es necesario convertir los coeficientes obtenidos en el apartado anterior a un formato adecuado de coma fija.

Se ha buscado implementar dichos coeficientes en la estructura de datos mínima que fuera posible, pero conservando la precisión necesaria. Se ha optado por el tipo de dato *signed int* que en lenguaje C supone un tamaño de 16 bits y complemento a 2.

Esta codificación se ha realizado con ayuda de la función *fi* de *Matlab* que permite especificar tanto el tamaño de dato como de la parte fraccionaria que se desea. Para este proyecto se ha elegido el formato <16,6> [10]. Los valores finales de los coeficientes en esta codificación para su directa implementación en el microcontrolador son: $a_0 = 1877$, $a_1 = -3595$, $a_2 = 1719$, $b_1 = 63$ y $b_2 = 1$.

Para comprobar el correcto funcionamiento de esta transformación de tipo de dato y asegurar que no existen problemas relacionados con la pérdida de resolución debida al cambio de escala y a los errores inherentes a la transformación, realizamos una segunda simulación con el esquema de *Simulink* que se muestra en la Figura 13. En él, se han cambiado el numerador y denominador de la función de transferencia incluyendo ya los coeficientes en formato de coma fija y se han incluido algunos elementos propios de los sistemas digitales como un bloque de *Sample and Hold* y cuantificadores. Por lo demás, el diseño y finalidad de la simulación es similar al del apartado anterior.

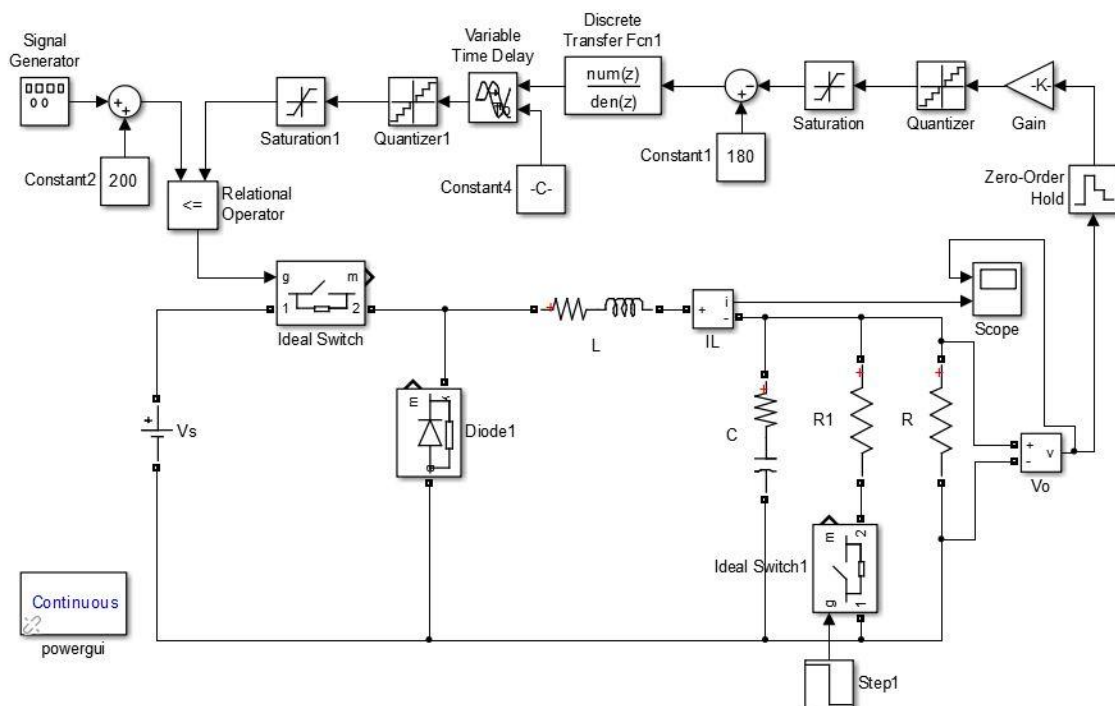


Figura 13

En la Figura 14 se muestra el valor de la tensión de salida desde el momento del arranque del sistema hasta su estabilización en el valor de referencia y el comportamiento del reductor ante un cambio brusco en la carga.

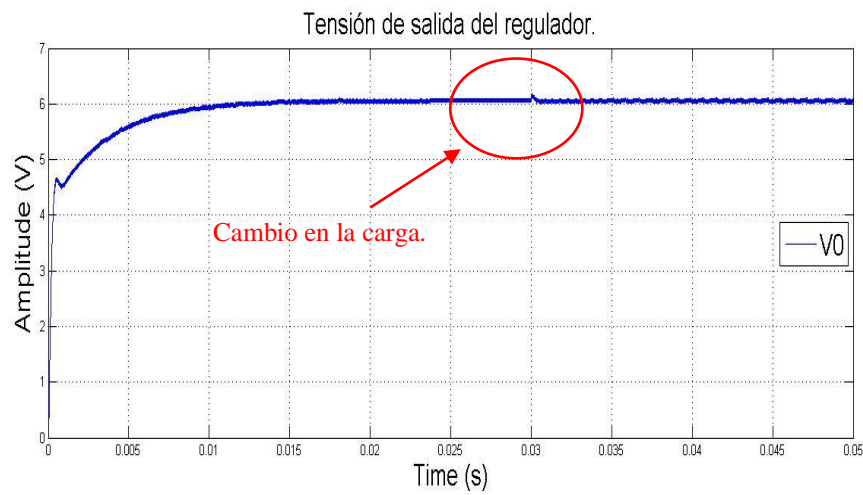


Figura 14

La tensión de salida del regulador de esta simulación que se muestra en la Figura 14 muestra el correcto comportamiento del regulador con la codificación explicada anteriormente.

4. Implementación del control en lenguaje C.

En este capítulo se expone el trabajo realizado para la programación en lenguaje C del microcontrolador encargado de regular el sistema objeto de este trabajo. Se detallan las partes del código más importantes, quedando el código completo recogido en Anexo III. Programa en lenguaje C., para su consulta.

4.1 Configuración inicial del microcontrolador.

La configuración inicial se ha realizado a través de distintas funciones, cada una de ellas asociada a un periférico o parte del MCU en concreto [11].

Como fuente principal del reloj se ha utilizado el Oscilador Digital Controlable (DCO) a su frecuencia de trabajo máxima de $24MHz$. Esta señal de reloj ha sido suministrada al resto de relojes de los que dispone el microcontrolador (MCLK, SMCLK, ACLK...).

Se ha usado el *Timer* A1 como herramienta fundamental para la temporización del sistema, marcando el periodo de muestreo de $16.67\mu s$ y controlando el comienzo de la conversión del ADC. También ha sido usado este mismo temporizador para la generación de la señal PWM de control del reductor *Buck*.

En la configuración de los puertos de entrada/salida del microcontrolador se ha tenido en cuenta la necesidad de disponer de una entrada analógica para la realimentación de la tensión de salida del reductor. También se ha dispuesto un pin como salida digital asociada al registro TA1CCR1 del *timer* para generar la señal PWM de la puerta del MOSFET del *Buck*. Adicionalmente se ha añadido un pin como salida digital asociado al interruptor S1 que incorpora la placa de desarrollo del MSP430 para el control por parte del usuario de la conmutación de la segunda resistencia de carga en paralelo.

Finalmente, para la configuración del conversor A/D se ha determinado el modo de conversión asociado a la entrada analógica del párrafo anterior, así como la velocidad de conversión, rango dinámico y definición.

4.2 Interrupciones.

Con el objetivo de asegurar una implementación del código eficiente y una temporización adecuada, muchas de las tareas se han realizado a través de interrupciones asociadas a distintos eventos de los periféricos. A continuación se comentan los aspectos más relevantes de dichas interrupciones.

4.2.1 Interrupción para el comienzo de la conversión A/D.

El objetivo de esta interrupción es lanzar la conversión A/D que el periférico ADC10 del microcontrolador tiene que llevar a cabo para poder leer la tensión que se ha de realimentar al regulador.

Esta interrupción está asociada al registro TA1CCR2 para asegurar que la lectura se realiza siempre en el mismo momento del periodo y cuando la señal a convertir permanece lo más estable posible.

4.2.2 Interrupción para la finalización de la conversión A/D.

Esta interrupción está asociada al evento de finalización de la conversión del periférico ADC10 detectable a través del *flag* ADC10IFG0. Su función es la de apagar el conversor y almacenar su resultado en una variable para su posterior uso en los cálculos.

Realizando la conversión A/D a través de esta interrupción y de la comentada en el apartado anterior conseguimos liberar a la CPU durante el tiempo de la conversión optimizando de esta manera el programa.

4.2.3 Interrupción para la actualización de la consigna de control.

Esta interrupción asociada al desbordamiento del TA1CCR0 es la encargada de garantizar el sincronismo del regulador de tensión actualizando siempre el valor del registro TA1CCR1 encargado de la generación del pulso PWM al comienzo de cada periodo.

Adicionalmente, se restablece a 1 el valor del *flag* que asegura que el nuevo cálculo del regulador en el bucle *main()* se realiza solamente una vez cada periodo.

4.3 Bucle principal: cálculo de las variables para el control.

En este bucle se encuentra el cuerpo principal del programa, se ha considerado clarificadora la inclusión de esta parte del código en este apartado para comentar sobre él sus características más importantes.

<pre> int main(void) { InitializeClock(); InitializeADC10(); InitializeTimer0(); InitializePins(); RESLO = 0; RESHI = 0; WDTCTL = WDTPW WDTHOLD; _bis_SR_register(GIE); while(1){ if (FG == 1){ ek_2 = ek_1; ek_1 = ek; ek = REF - V1; MACS = a0; OP2 = ek; MACS = a1; OP2 = ek_1; MACS = a2; OP2 = ek_2; MACS = b1; OP2 = dk_1; MACS = b2; OP2 = dk_2; dk = ((RESHI << 10) ((unsigned int)RESLO >> 6)); if ((RESHI & 0xFFE0) != 0xFFE0) && ((RESHI & 0x8000) != 0){ dk = 0x8000; } if ((RESHI & 0xFFE0) != 0) && ((RESHI & 0x8000) == 0) { dk = 0x7FFF; } } } } </pre>	<p>Llamada a las funciones de configuración de los periféricos.</p> <p>Habilitación global de las interrupciones.</p> <p>Actualización del error.</p> <p>Implementación de las ecuaciones en diferencias del regulador.</p> <p>Saturación de la acción calculada a entero con signo en caso de desbordamiento del valor.</p>
--	--

```

dk_2 = dk_1;
dk_1 = dk;

RESLO = 0;
RESHI = 0;
FG = 0;

PWM = dk;

if (dk > 360) {
PWM = 360;
}
if(dk < 40){
PWM = 40;
}
}
}

```

Actualización de la acción.

Saturación del valor de la señal PWM al 10% de los valores máximos y mínimos del periodo de muestreo.

Resulta relevante comentar la forma en la que se ha construido la variable *dk* a partir de los registros RESHI y RESLO (ambos de 16 bits) donde se almacena el resultado de las operaciones realizadas por el multiplicador hardware. Durante los primeros ensayos del código se comprobó el incremento sustancial del tiempo de cálculo al incluir multiplicaciones de constantes en formato de 16 bits por variables de 32 bits. Estas operaciones provocaban que el tiempo de cálculo fuera inadmisiblemente alto y por ello se ha optado por la transformación de *dk* a formato de 16 bits. Dicha transformación se ha realizado a través del desplazamiento de los registros de resultados, conservando los bits que contienen la información relevante del cálculo. Se ha tomado la precaución de detectar y corregir a través de una saturación el posible desbordamiento del valor de la variable *dk*.

También cabe reseñar la función del *flag FG* que asegura la realización de un único cálculo de las variables de control dentro de un mismo periodo de muestreo. Dicho *flag* es puesto a 1 durante la ejecución de la interrupción asociada al TA1CCR0 de actualización de la variable de control al comienzo de cada periodo.

5. Diseño del soporte hardware.

En este capítulo se muestran los pasos seguidos para la construcción del modelo físico del reductor de tensión, partiendo del esquema inicial y la selección de componentes comerciales. Después se muestra el montaje realizado sobre placa de prototipos para la depuración del diseño y la realización de pruebas de programación del control sobre él. Finalmente se muestra el diseño y construcción del prototipo final con la ayuda del software *Eagle* para el desarrollo de placas PCB.

5.1 Selección de componentes.

El primer paso que se ha realizado para la construcción del prototipo es el diseño de un esquemático donde poder reflejar todos los elementos necesarios. En la Figura 15 se muestra el esquema utilizado que incluye tanto la topografía del reductor, como los *drivers* asociados a los disparos de los MOSFETs y el divisor de tensión para la acomodación de la salida a unos niveles de tensión apropiados para su lectura con el microcontrolador.

Se han intentado aprovechar algunos de los componentes disponibles en los laboratorios de la escuela y utilizados en algunas de las prácticas del grado de Ingeniería de Tecnologías Industriales.

Se ha buscado un driver (LM5104 de Texas Instruments) específico para el control del disparo de los MOSFETs de un reductor *Buck* síncrono. Este dispositivo controla el disparo de los dos transistores con una única entrada y con un tiempo muerto ajustable a través de una resistencia externa. También incluye la técnica de *Bootstrap* para el disparo del transistor superior del *Buck*, simplificando considerablemente el montaje.

Para la conmutación de una segunda resistencia de carga en paralelo se ha optado por un driver mucho más sencillo y económico, pero también de pequeñas dimensiones (UCC27528 de Texas Instruments).

Para las resistencias y condensadores de carácter general se ha utilizado el encapsulado 0805 para economizar el espacio del diseño. No obstante para las resistencias de carga se han usado encapsulados cerámicos.

Los elementos de conmutación utilizados son los transistores MOSFET de canal N IRFZ34N (de International Rectifier), estos son unos MOSFET de potencia en encapsulado TO-220.

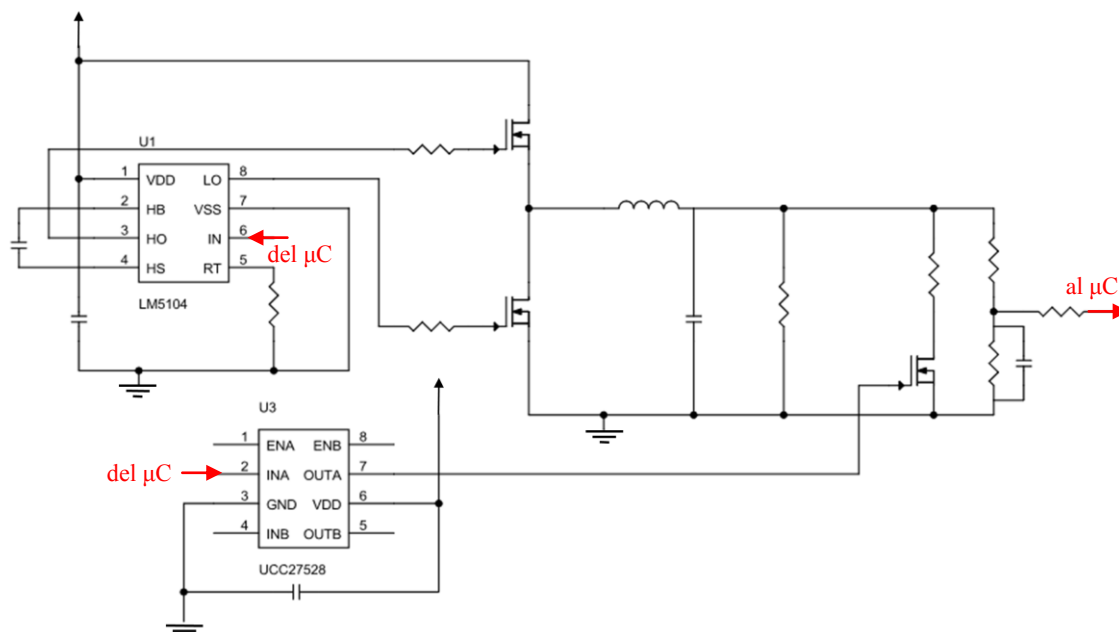


Figura 15

5.2 Montaje sobre placa de prototipos.

Para la prueba de correcto funcionamiento del esquema y la posterior depuración del código C de control del sistema se ha realizado un primer montaje sobre placa blanca con todos los elementos que incluirá el prototipo final.

El montaje utilizado es el que se muestra en la Figura 16.

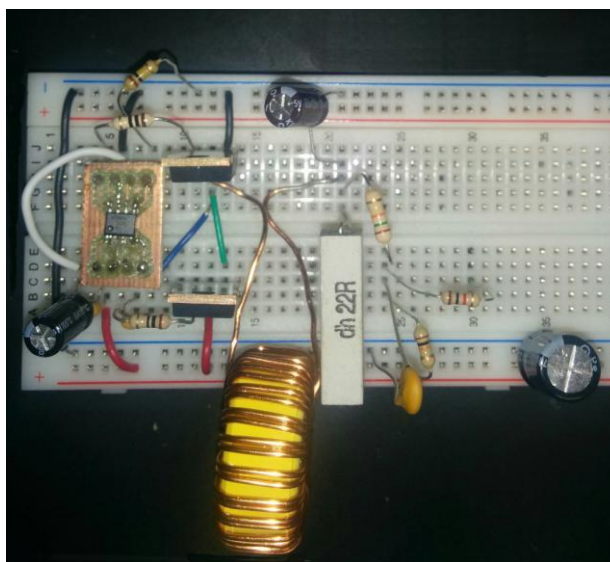


Figura 16

5.3 Construcción del circuito impreso.

Para la construcción de la placa de circuito impreso sobre la que va montada el prototipo final se ha usado el software comercial *Eagle* de *CadSoft* [12]. Se han tenido que crear específicamente para este trabajo algunos de los componentes (ambos *drivers*) utilizados al no aparecer estos en la librerías disponibles en el programa.

En la Figura 17 se muestra el esquema de conexiones entre las distintas partes del diseño, incluyendo esta vez todos los conectores sobre los que irá montada la placa del microcontrolador.

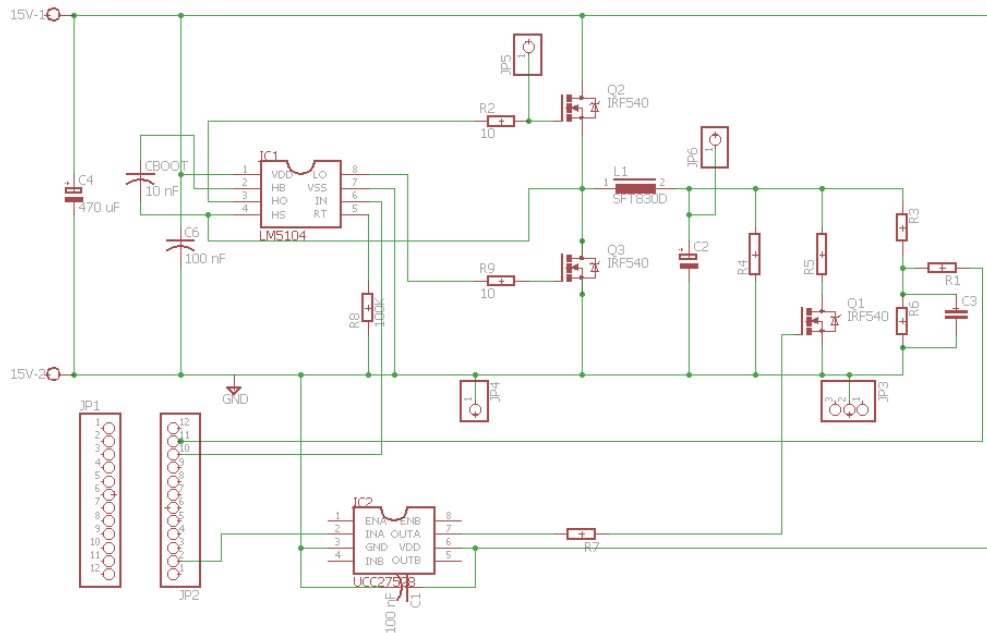


Figura 17

A partir de este esquema de conexiones se ha procedido al diseño de las pistas de la PCB. Debido a la complejidad del circuito y a sus reducidas dimensiones se ha necesitado realizar un circuito de doble cara. Se han tomado muchas precauciones para reducir la longitud de las pistas de retorno a tierra de la corriente de altas frecuencias al mínimo posible, con el objetivo de limitar los ruidos que pudieran complicar el control del sistema. En la Figura 18 se muestran la cara superior e inferior del diseño del circuito impreso. En ambas caras de la placa de circuito impreso se ha incluido un plano de tierra que se ha suprimido en estas figuras para mayor claridad.

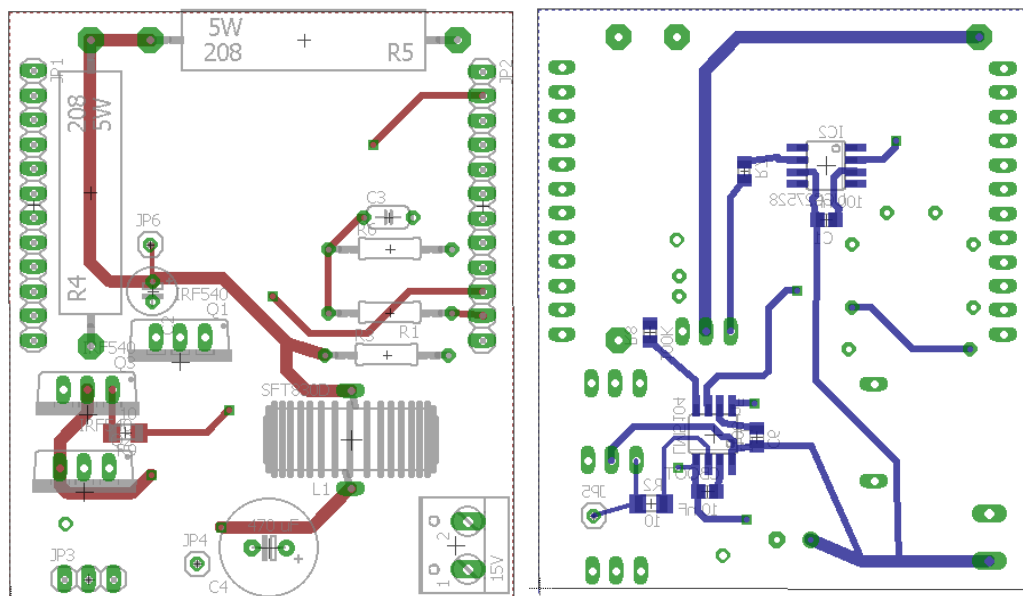


Figura 18

Una vez construida la placa a partir de los diseños anteriormente mostrados se ha procedido al montaje mediante soldadura por estaño del resto de componentes. En la Figura 19 se muestran las caras *top* y *bottom* de la placa con todos los componentes ya montados.

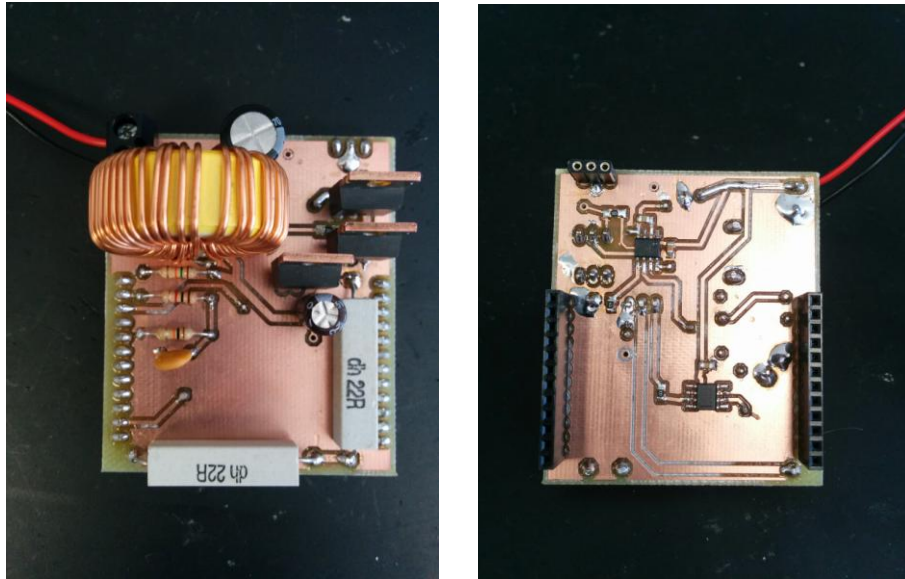


Figura 19

Finalmente, en la Figura 20 se muestra el sistema completo con la placa diseñada montada sobre la placa del microcontrolador MSP430FR5739.

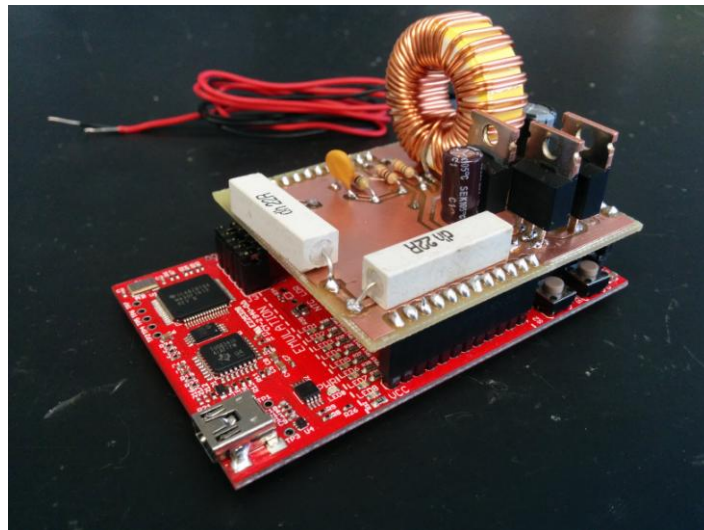


Figura 20

6. Resultados experimentales.

El pequeño montaje de laboratorio para la verificación del correcto funcionamiento del prototipo diseñado es el que se muestra en la Figura 21. El equipo de laboratorio utilizado para ello consta de osciloscopio, fuente de alimentación y generador de señales además del propio prototipo.

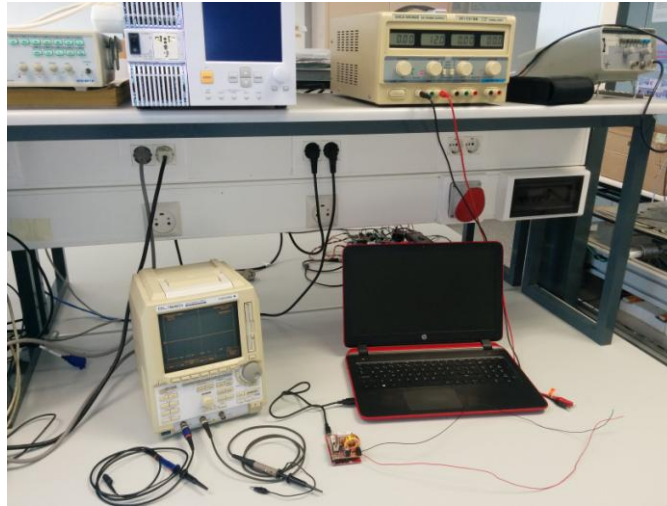


Figura 21

A continuación se van a comentar los resultados de las mediciones realizadas en el laboratorio y obtenidas a través del osciloscopio.

En primer lugar se muestra una medición de tiempos de las principales tareas a realizar (de arriba a abajo: periodo de muestreo, cálculo de las variables de control y actualización de la variable *duty*, y toma de muestra de V_o) para comprobar el sincronismo del muestreo del sistema y el cumplimiento del requisito indispensable:

$$t_{ADC} + t_C + t_{Act} < T_S \quad (\text{Ec. 6-1})$$

Siendo $t_{ADC} = 5.6\mu s$ el tiempo de conversión A/D, $t_C = 8\mu s$ el tiempo de cálculo de las variables, $t_{Act} = 1\mu s$ el tiempo de ejecución de la interrupción de actualización y $T_S = 16.7\mu s$ el periodo de muestreo. Podemos afirmar que se cumple el requisito marcado en la Ec. 6-1. Todas estas mediciones se han realizado conmutando en el momento adecuado la salida digital de un pin GPIO del microcontrolador.

En la misma gráfica (Figura 22) podemos observar como el inicio de la conversión A/D se realiza siempre en el mismo instante del periodo de muestreo, garantizando así el sincronismo y evitando problemas relacionados con el *aliasing* como se ha comentado en el apartado 3.1 Etapa de acondicionamiento y sincronismo del sistema.

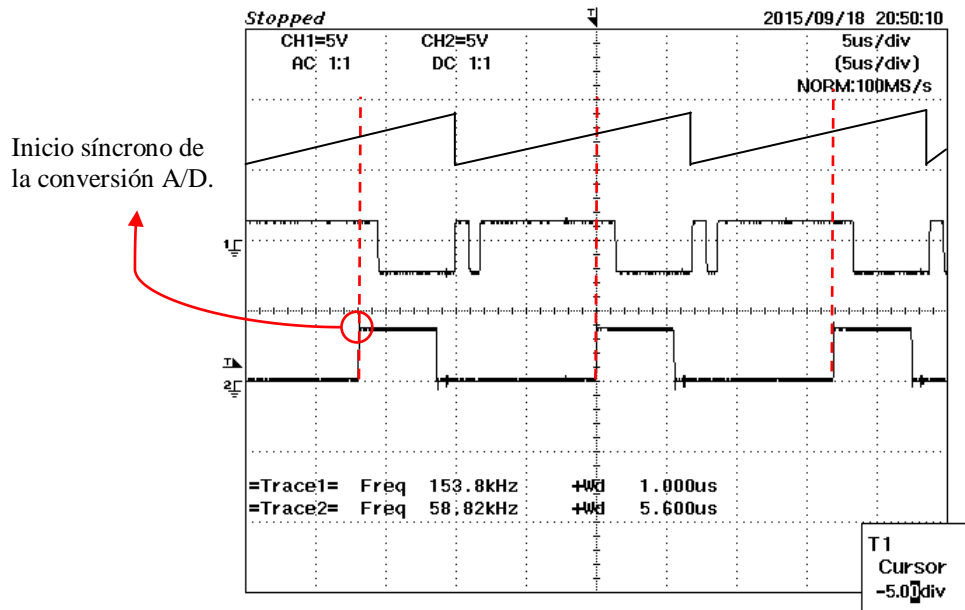


Figura 22

En la Figura 23 se muestra en la parte superior la medición de la tensión en la resistencia de carga a la salida del reductor *Buck* y debajo de ella la señal de disparo de la puerta del MOSFET del lado *High* del semipunto del reductor.

Como puede apreciarse la tensión V_o se mantiene a estable y a un valor muy cercano a los 6Vdc como se ha planteado en el diseño inicial. En cuanto a la señal de disparo, esta toma un valor muy cercano al 50%. Este valor es el esperable teniendo en cuenta los cálculos realizados para el diseño del sistema.

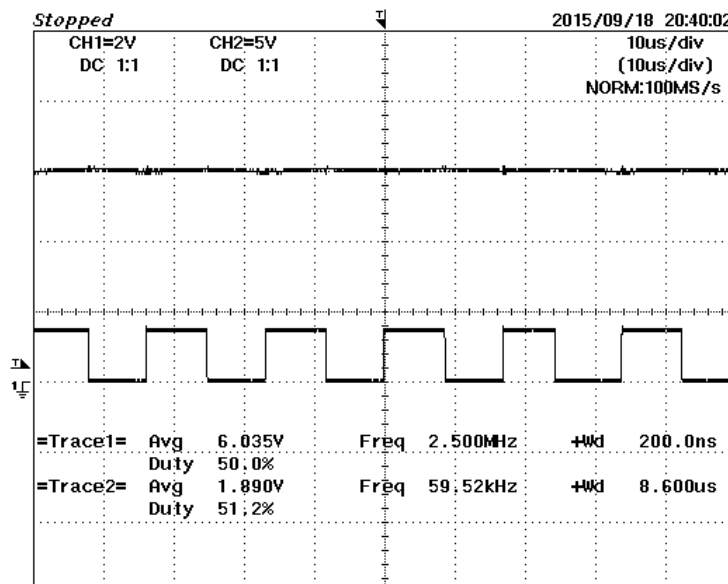


Figura 23

Finalmente, en la Figura 24 se muestra una ampliación de la tensión de salida del reductor que permite apreciar su rizado y debajo de ella una ampliación de la señal de control.

En la primera señal se puede ver como el valor del rizado de la tensión es de unos $50mV$. En la ampliación de la señal de control del disparo de la puerta del MOSFET se puede observar como el valor de t_{ON} no es constante a lo largo del tiempo, señal inequívoca de que el regulador está ejerciendo un control sobre el sistema.

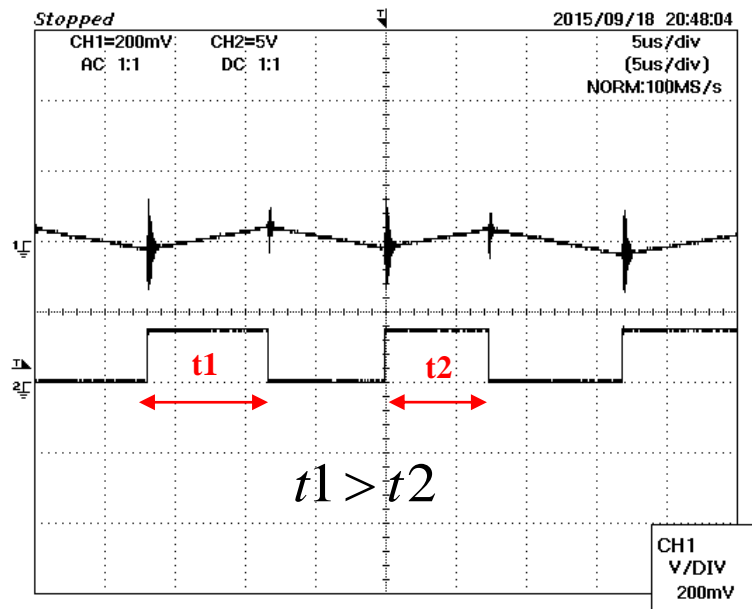


Figura 24

7. Conclusiones.

A la finalización de este TFG se puede afirmar que:

- Se ha conseguido obtener un modelo matemático que refleja el comportamiento dinámico del reductor de tensión *Buck* con la suficiente calidad como para desarrollar sobre él un control en modo tensión que se ha demostrado efectivo.
- Se ha calculado un regulador capaz de conseguir un error de posición nulo en la variable de estado a controlar y que es capaz de ofrecer un sistema en bucle cerrado estable para el rango de operación del prototipo construido para el objeto de este TFG.
- Se han realizado con éxito simulaciones de cierta complejidad en el entorno de *Simulink* utilizando librerías de componentes específicas del ámbito de la electrónica de potencia y de la electrónica digital. Dichas simulaciones han demostrado ser una herramienta fiable para la previsión del correcto funcionamiento del sistema posteriormente implementado en soporte físico.
- Se ha conseguido realizar un programa en lenguaje C capaz de implementar el control y todas las funciones auxiliares sobre el microcontrolador elegido para la realización de este TFG.
- Se ha desarrollado el diseño del circuito impreso con las restricciones dimensionales impuestas por la placa de desarrollo elegida. El prototipo construido a partir de este diseño se ha demostrado funcional a través de las pruebas realizadas en laboratorio y que se detallan en el apartado 6. Resultados experimentales.

A la vista de lo anteriormente señalado se puede concluir que los objetivos planteados en 1.2 Objetivos y alcance, de este mismo documento han sido realizados satisfactoriamente.

Referencias.

- [1] Erickson, R. W., & Maksimovic, D. (2007). *Fundamentals of power electronics*. Springer Science & Business Media.
- [2] Hart, D. W. (2001). *Electrónica de potencia*. Pearson Educación, SA.
- [3] Texas Instruments. (2012). *MSP-EXP430FR5739 FRAM Experimenter Board. User's Guide*. Dallas (Texas): Texas Instruments Incorporated.
- [4] Campos-Delgado, D. (2003). *Experimentos en Teoría de Control: Convertidores CD-CD*. Facultad de ciencias (UASLP).
- [5] Mohan, N., & Undeland, T. M. (2007). *Power electronics: converters, applications, and design*. John Wiley & Sons.
- [6] Ogata, K. (2003). *Ingeniería de control moderna*. Pearson Educación.
- [7] Texas Instruments. (2015). *MSP430FR573x Mixed-Signal Microcontrollers*. Dallas (Texas): Texas Instruments Incorporated.
- [8] Franklin, P., & Powell, J. D. (2006). Emami-Naeini, *Feedback Control of Dynamic Systems*. Pearson Prentice Hall, New Jersey, 4, 2.
- [9] Barragán, L. A. y Artigas, J. I. (2014). TEMA 4: Implementación digital. *Máster en Ingeniería electrónica*. Universidad de Zaragoza, IEC.
- [10] Barragán, L. A. (2014). TEMA 5: Implementación de sistemas LTI discretos. *Sistemas electrónicos digitales*. Universidad de Zaragoza. Grado en Ingeniería de Tecnologías Industriales.
- [11] Texas Instruments. (2013). *MSP430FR57XX Family. User's Guide*. Dallas (Texas): Texas Instruments Incorporated.
- [12] Aono, K. (2011). Application Note: PCB Design with EAGLE. Michigan State University. Recuperado de http://www.egr.msu.edu/classes/ece480/capstone/spring11/group05/documents/ap_p_note_s11_dt5_kenji.pdf

Anexo I. Modelado del sistema.

AI.1 Obtención del modelo de gran señal.

AI.1.1 Modelo de estado durante el modo de conducción.

Las ecuaciones fundamentales para el modelado de este sistema son:

$$\begin{aligned}v_x(t) = V_g &= L \frac{di_L(t)}{dt} + i_L(t)R_L + v_0(t) \\i_L(t) &= C \frac{dv_C(t)}{dt} + \frac{v_0(t)}{R_0} \\v_0(t) &= v_C(t) + C \frac{dv_C(t)}{dt} R_C\end{aligned}$$

Buscamos expresar las derivadas de las variables de estado en función de las propias variables de estado del sistema. Sustituyendo :

$$\frac{dv_C(t)}{dt} = \frac{R_0}{C(R_0 + R_C)} i_L(t) - \frac{1}{C(R_0 + R_C)} v_C(t)$$

Operando podemos obtener la expresión de $v_0(t)$ en función de las variables de estado:

$$v_0(t) = \frac{R_0 R_C}{R_0 + R_C} i_L(t) + \frac{R_0}{R_0 + R_C} v_C(t)$$

Podemos obtener $i_L(t)$ despejando de las ecuaciones anteriores:

$$\frac{di_L(t)}{dt} = \frac{1}{L} V_g - \frac{1}{L} \left(\frac{R_L(R_0 + R_C) + R_0 R_C}{R_0 + R_C} \right) i_L(t) - \frac{1}{L} \frac{R_0}{R_0 + R_C} v_C(t)$$

Reordenamos las ecuaciones y las planteamos de forma matricial:

$$\dot{x} = \begin{pmatrix} \frac{dv_C(t)}{dt} \\ \frac{di_L(t)}{dt} \end{pmatrix}$$

Tomando como vector de entradas $u(t) = \begin{pmatrix} V_D \\ V_g \end{pmatrix}$, queda como ecuación de estado del sistema de forma matricial:

$$\dot{x}(t) = \begin{pmatrix} -\frac{1}{C(R_0 + R_C)} & \frac{R_0}{C(R_0 + R_C)} \\ -\frac{1}{L} \frac{R_0}{R_0 + R_C} & -\frac{1}{L} \frac{R_L(R_0 + R_C) + R_0 R_C}{R_0 + R_C} \end{pmatrix} x(t) + \begin{pmatrix} 0 & 0 \\ 0 & \frac{1}{L} \end{pmatrix} u(t)$$

Las ecuaciones de estado para las salidas tomando como vector de salidas $y(t) = \begin{pmatrix} v_0(t) \\ i_L(t) \end{pmatrix}$:

$$y(t) = \begin{pmatrix} \frac{R_0}{R_0 + R_C} & \frac{R_0 R_C}{R_0 + R_C} \\ 0 & 1 \end{pmatrix} \begin{pmatrix} v_0(t) \\ i_L(t) \end{pmatrix} + \begin{pmatrix} 0 & 0 \\ 0 & 0 \end{pmatrix} u(t)$$

Nombrando los coeficientes:

$$a = -\frac{1}{C(R_0 + R_C)}; \quad b = -\frac{R_0}{C(R_0 + R_C)}; \quad c = -\frac{1}{L} \frac{R_0}{R_0 + R_C}; \quad d = -\frac{1}{L} \frac{R_L(R_0 + R_C) + R_0 R_C}{R_0 + R_C}$$

$$e = \frac{R_0}{R_0 + R_C}; \quad f = \frac{R_0 R_C}{R_0 + R_C}$$

Quedando finalmente las ecuaciones de estado para el t_{ON} de forma matricial:

$$A_{ON} = \begin{pmatrix} a & b \\ c & d \end{pmatrix}; \quad B_{ON} = \begin{pmatrix} 0 & 0 \\ 0 & \frac{1}{L} \end{pmatrix}; \quad C_{ON} = \begin{pmatrix} e & f \\ 0 & 1 \end{pmatrix}$$

$$\dot{x}(t) = A_{ON}x(t) + B_{ON}u(t)$$

$$y(t) = C_{ON}x(t)$$

AI.1.2 Modelo de estado durante el modo de corte.

Las ecuaciones fundamentales para el modelado del sistema son:

$$v_x(t) = -V_D = L \frac{di_L(t)}{dt} + i_L(t)R_L + v_0(t)$$

$$i_L(t) = C \frac{dv_C(t)}{dt} + \frac{v_0(t)}{R_0}$$

$$v_0(t) = v_C(t) + C \frac{dv_C(t)}{dt} R_C$$

Vemos que las dos últimas ecuaciones son idénticas a las ecuaciones obtenidas para t_{ON} . Mientras que la anterior varía ligeramente. Siguiendo un proceso análogo al del apartado anterior obtenemos el mismo resultado:

$$\frac{dv_C(t)}{dt} = \frac{R_0}{C(R_0 + R_C)} i_L(t) - \frac{1}{C(R_0 + R_C)} v_C(t)$$

Del mismo modo para obtener la expresión de salida de tensión:

$$v_0(t) = \frac{R_0 R_C}{R_0 + R_C} i_L(t) + \frac{R_0}{R_0 + R_C} v_C(t)$$

Sustituyendo obtenemos la ecuación de estado para la corriente en la bobina t_{OFF} :

$$\frac{di_L(t)}{dt} = -\frac{1}{L} V_D - \frac{1}{L} \left(\frac{R_L(R_0 + R_C) + R_0 R_C}{R_0 + R_C} \right) i_L(t) - \frac{1}{L} \frac{R_0}{R_0 + R_C} v_C(t)$$

Reordenando las ecuaciones de forma matricial obtenemos:

$$\dot{x}(t) = \begin{pmatrix} -\frac{1}{C(R_0 + R_C)} & \frac{R_0}{C(R_0 + R_C)} \\ -\frac{1}{L} \frac{R_0}{R_0 + R_C} & -\frac{1}{L} \frac{R_L(R_0 + R_C) + R_0 R_C}{R_0 + R_C} \end{pmatrix} x(t) + \begin{pmatrix} 0 & 0 \\ -\frac{1}{L} & 0 \end{pmatrix} u(t)$$

$$y(t) = \begin{pmatrix} \frac{R_0}{R_0 + R_C} & \frac{R_0 R_C}{R_0 + R_C} \\ 0 & 1 \end{pmatrix} \begin{pmatrix} v_0(t) \\ i_L(t) \end{pmatrix} + \begin{pmatrix} 0 & 0 \\ 0 & 0 \end{pmatrix} u(t)$$

Vemos que las matrices son idénticas a las calculadas para t_{ON} a excepción de B_{OFF} . Finalmente se tendrá:

$$\dot{x}(t) = A_{OFF} x(t) + B_{OFF} u(t)$$

$$y(t) = C_{OFF} x(t)$$

Siendo $A_{ON} = A_{OFF}$ y $C_{ON} = C_{OFF}$. Y $B_{OFF} = \begin{pmatrix} 0 & 0 \\ -\frac{1}{L} & 0 \end{pmatrix}$.

AI.1.3 Promediado del modelo de estado de gran señal.

$$X = \frac{1}{T_{SW}} \int_t^{t+T_{SW}} x(\tau) d\tau, \quad U = \frac{1}{T_{SW}} \int_t^{t+T_{SW}} u(\tau) d\tau, \quad Y = \frac{1}{T_{SW}} \int_t^{t+T_{SW}} y(\tau) d\tau$$

$$D = \frac{1}{T_{SW}} \int_t^{t+T_{SW}} d(\tau) d\tau$$

$$\dot{X} = (DA_{ON} + D'A_{OFF})X + (DB_{ON} + D'B_{OFF})U$$

$$Y = (DC_{ON} + D'C_{OFF})X$$

$$A = DA_{ON} + D'A_{OFF}$$

$$B = DB_{ON} + D'B_{OFF}$$

$$C = DC_{ON} + D'C_{OFF}$$

Con todo esto podemos obtener el valor de las variables de estado en el régimen estacionario de la siguiente manera:

$$\dot{X}_0 = 0 = AX_0 + BU_0$$

$$X_0 = -A^{-1}BU_0$$

Sustituyendo los valores de los componentes reales obtenemos el valor de las variables de estado en régimen permanente en el punto de operación:

$$X_0 = \begin{pmatrix} V_C \\ I_L \end{pmatrix} = \begin{pmatrix} 5.6423V \\ 0.2565A \end{pmatrix}$$

AI.2 Obtención del modelo de pequeña señal.

Para la obtención del modelo en pequeña señal en primer lugar añadiremos una perturbación al sistema de valor $p(t)$ de la misma naturaleza que la relación de servicio $d(t)$. De esta manera podemos comprobar que:

$$P = \frac{1}{T_{SW}} \int_{T_{SW}}^{T_{SW}+t} p(\tau) d\tau$$

siendo P el valor promediado de la señal.

Esta perturbación actuará incrementando o decrementando la relación de servicio en función de si su valor es positivo o negativo, afectando finalmente al tiempo que el sistema se encuentra en corte o conducción (t_{ON}, t_{OFF}). Este comportamiento puede modelarse modificando las ecuaciones de promediado de la siguiente manera:

$$A_p = (D - P)A_{ON} + (D' + P)A_{OFF}$$

$$B_p = (D - P)B_{ON} + (D' + P)B_{OFF}$$

$$C_p = (D - P)C_{ON} + (D' + P)C_{OFF}$$

Volvemos a plantear las ecuaciones del modelo de estados manteniendo D y P como variables:

$$\dot{X} = \left[(D-P)A_{ON} + (D'+P)A_{OFF} \right] X + \left[(D-P)B_{ON} + (D'+P)B_{OFF} \right] U$$

$$Y = \left[(D-P)C_{ON} + (D'+P)C_{OFF} \right] X$$

AI.2.1 Linealización de la ecuación de estado.

Como puede observarse, las ecuaciones resultantes son no lineales. Por tanto procedemos a linealizarlas entorno al punto de operación calculado en obteniendo su desarrollo en series de Taylor y aproximando al primer término:

$$\dot{X} = (D-P)A_{ON}X + (D'+P)A_{OFF}X + (D-P)B_{ON}U + (D'+P)B_{OFF}U$$

Realizamos la linealización término a término de la ecuación anterior para mayor claridad:

$$\left[\dot{X} \right]_0 \cong \dot{X}_0 + \left. \frac{\partial(\dot{X})}{\partial \dot{X}} \right|_0 (\dot{X} - \dot{X}_0) = \dot{X}_0 + \hat{\dot{x}}$$

$$\begin{aligned} \left[(D-P)A_{ON}X \right]_0 &= (D_0 - P_0)A_{ON}X_0 + \left. \frac{\partial((D-P)A_{ON}X)}{\partial X} \right|_0 (X - X_0) \\ &+ \left. \frac{\partial((D-P)A_{ON}X)}{\partial P} \right|_0 (P - P_0) + \left. \frac{\partial((D-P)A_{ON}X)}{\partial D} \right|_0 (D - D_0) \\ &= (D_0 - P_0)A_{ON}X_0 + (D_0 - P_0)A_{ON}\hat{x} - A_{ON}X_0\hat{p} + A_{ON}X_0\hat{d} \end{aligned}$$

$$\begin{aligned} \left[(D'+P)A_{OFF}X \right]_0 &= (D'_0 + P_0)A_{OFF}X_0 + \left. \frac{\partial((D'-P)A_{OFF}X)}{\partial X} \right|_0 (X - X_0) \\ &+ \left. \frac{\partial((D'-P)A_{OFF}X)}{\partial P} \right|_0 (P - P_0) + \left. \frac{\partial((D'-P)A_{OFF}X)}{\partial D} \right|_0 (D' - D'_0) \\ &= (D'_0 + P_0)A_{OFF}X_0 + (D'_0 + P_0)A_{OFF}\hat{x} + A_{OFF}X_0\hat{p} + A_{OFF}X_0\hat{d}' \\ &= (D'_0 + P_0)A_{OFF}X_0 + (D'_0 + P_0)A_{OFF}\hat{x} + A_{OFF}X_0\hat{p} - A_{OFF}X_0\hat{d} \end{aligned}$$

Recordamos que:

$$\hat{d}' = D' - D'_0 = 1 - D - 1 + D_0 = D_0 - D = -\hat{d}$$

$$\begin{aligned} [(D-P)B_{ON}U]_0 &= (D_0 - P_0)B_{ON}U_0 + \left. \frac{\partial((D-P)B_{ON}U)}{\partial U} \right|_0 (U - U_0) \\ &+ \left. \frac{\partial((D-P)B_{ON}U)}{\partial P} \right|_0 (P - P_0) + \left. \frac{\partial((D-P)B_{ON}U)}{\partial D} \right|_0 (D - D_0) \\ &= (D_0 - P_0)B_{ON}U_0 + (D_0 - P_0)B_{ON}\hat{u} - B_{ON}U_0\hat{p} + B_{ON}U_0\hat{d} \end{aligned}$$

$$\begin{aligned} [(D'+P)B_{OFF}U]_0 &= (D'_0 + P_0)B_{OFF}U_0 + \left. \frac{\partial((D'-P)B_{OFF}U)}{\partial U} \right|_0 (U - U_0) \\ &+ \left. \frac{\partial((D'-P)B_{OFF}U)}{\partial P} \right|_0 (P - P_0) + \left. \frac{\partial((D'-P)B_{OFF}U)}{\partial D} \right|_0 (D' - D'_0) \\ &= (D'_0 + P_0)B_{OFF}U_0 + (D'_0 + P_0)B_{OFF}\hat{u} + B_{OFF}U_0\hat{p} + B_{OFF}U_0\hat{d}' \\ &= (D'_0 + P_0)B_{OFF}U_0 + (D'_0 + P_0)B_{OFF}\hat{u} + B_{OFF}U_0\hat{p} - B_{OFF}U_0\hat{d} \end{aligned}$$

Ecuación de estado de pequeña señal:

$$\begin{aligned} \dot{x} &= [(D_0 - P_0)A_{ON} + (D'_0 + P_0)A_{OFF}] \hat{x} + [(D_0 - P_0)B_{ON} + (D'_0 + P_0)B_{OFF}] \hat{u} \\ &+ [(A_{ON} - A_{OFF})X_0 + (B_{ON} - B_{OFF})U_0] \hat{d} - [(A_{ON} - A_{OFF})X_0 + (B_{ON} - B_{OFF})U_0] \hat{p} \end{aligned}$$

Según la definición de las matrices promediadas A y B la ecuación de estado de pequeña señal es:

$$\dot{x} = A\hat{x} + B\hat{u} + [(A_{ON} - A_{OFF})X_0 + (B_{ON} - B_{OFF})U_0] \hat{d} - [(A_{ON} - A_{OFF})X_0 + (B_{ON} - B_{OFF})U_0] \hat{p}$$

Siendo:

$$\begin{aligned} B_d &= (A_{ON} - A_{OFF})X_0 + (B_{ON} - B_{OFF})U_0 \\ B_p &= -(A_{ON} - A_{OFF})X_0 - (B_{ON} - B_{OFF})U_0 \end{aligned}$$

Así, la ecuación de estado en pequeña señal es:

$$\dot{x} = A\hat{x} + B\hat{u} + B_d\hat{d} + B_p\hat{p}$$

Siendo:

A la matriz dinámica.

B la matriz de coeficientes de la entrada \hat{u} .

B_d la matriz de coeficientes de la entrada \hat{d} .

B_p la matriz de coeficientes de la entrada \hat{p} .

AI.2.2 Linealización de la ecuación de salida.

A partir de esta ecuación:

$$Y = \left[(D-P)C_{ON} + (D' + P)C_{OFF} \right] X = (D-P)C_{ON}X + (D' + P)C_{OFF}X$$

Evaluamos la ecuación en el punto de operación:

$$Y_0 = (D_0 - P_0)C_{ON}X_0 + (D'_0 + P_0)C_{OFF}X_0$$

Aproximando con la primera parcial sumando a sumando en ambos lados de la igualdad y operando obtenemos:

$$(Y)_0 \cong Y_0 + y$$

$$\left((D-P)C_{ON}X \right)_0 \cong (D_0 - P_0)C_{ON}X_0 + (D_0 - P_0)C_{ON}\hat{x} + C_{ON}X_0\hat{d} - C_{ON}X_0\hat{p}$$

$$\left((D' + P)C_{OFF}X \right)_0 \cong (D'_0 + P_0)C_{OFF}X_0 + (D'_0 + P_0)C_{OFF}\hat{x} - C_{OFF}X_0\hat{d} + C_{OFF}X_0\hat{p}$$

Restando la expresión del punto de operación de la aproximación y agrupando términos:

$$y = \left[(D_0 - P_0)C_{ON} + (D'_0 + P_0)C_{OFF} \right] \hat{x} + (C_{ON} - C_{OFF})X_0\hat{d} - (C_{ON} - C_{OFF})X_0\hat{p}$$

Según la definición de la matriz promediada C la ecuación de salida de pequeña señal es:

$$y = C\hat{x} + (C_{ON} - C_{OFF})X_0\hat{d} - (C_{ON} - C_{OFF})X_0\hat{p}$$

AI.2.3 Modelo de estado de pequeña señal del convertidor *Buck*.

A la vista de lo expuesto en el AI.1, para el convertidor *Buck* se obtiene que:

$$A_{ON} = A_{OFF}; B_{ON} \neq B_{OFF}; C_{ON} = C_{OFF}$$

Teniendo en cuenta esto, podemos simplificar las matrices de entradas B_d y B_p de la siguiente forma:

$$\begin{aligned} B_d &= (B_{ON} - B_{OFF})U_0 \\ B_p &= -(B_{ON} - B_{OFF})U_0 \end{aligned}$$

Del mismo modo podemos simplificar la ecuación del vector de salidas y obtener una expresión del modelo de estado de pequeña señal del convertidor *Buck* que es la siguiente:

$$\begin{aligned} \dot{x} &= A\hat{x} + B\hat{u} + B_d\hat{d} + B_p\hat{p} \\ y &= C\hat{x} \end{aligned}$$

Con ayuda del software *Matlab* y sustituyendo los valores de los componentes reales del sistema podemos definir las matrices de las expresiones anteriores como:

$$A = 10^4 \cdot \begin{pmatrix} -0.0476 & 1.0482 \\ -0.5280 & -0.1269 \end{pmatrix}, \text{ la matriz dinámica.}$$

$$B = 10^3 \cdot \begin{pmatrix} 0 & 0 \\ -2.6652 & 2.6652 \end{pmatrix}, \text{ la matriz de coeficientes de la entrada } \hat{u}.$$

$$B_d = 10^4 \cdot \begin{pmatrix} 0 \\ 6.7697 \end{pmatrix}, \text{ la matriz de coeficientes de la entrada } \hat{d}.$$

$$B_p = 10^4 \cdot \begin{pmatrix} 0 \\ -6.7697 \end{pmatrix}, \text{ la matriz de coeficientes de la entrada } \hat{p}.$$

$$C = \begin{pmatrix} 0.9905 & 0.2080 \\ 0 & 1 \end{pmatrix}, \text{ la matriz de salidas.}$$

Anexo II. Cálculos.

II.1 Cálculos sobre los parámetros más relevantes del reductor *Buck*.

Si definimos la relación de servicio del reductor (*duty ratio*) como:

$$D = \frac{t_{ON}}{T_{SW}}$$

Siendo t_{ON} el tiempo de conducción del dispositivo de potencia principal y T_{SW} el periodo de conmutación del sistema.

En régimen estacionario tenemos que:

$$V_o = \frac{1}{T_{SW}} \int_0^{T_{SW}} v_o dt = \frac{t_{ON} V_g}{T_{SW}} = D V_g$$

Si se definen como parámetros del diseño la tensión de entrada $V_g = 12Vdc$ y la tensión deseada a la salida del reductor $V_o = 6Vdc$ tenemos que:

$$D = \frac{V_o}{V_g} = \frac{6}{12} = 0.5$$

Un parámetro importante de diseño para asegurar que el reductor *Buck* trabaja en modo de conducción continua (MCC) es el rizado que tendrá la corriente en la bobina.

$$\frac{\Delta I_L}{t_{ON}} = \frac{V_d - V_o}{L}$$

Siendo definido el rizado en la bobina como el porcentaje que representa la variación sobre la corriente total.

Para el diseño del reductor objeto de este trabajo se ha determinado un $\Delta I_L = 25\%$, quedando de esta manera muy alejado del límite en el que el sistema podría abandonar el MCC. De esta forma podemos calcular el valor de la inductancia a colocar en el diseño.

$$\frac{0.25}{8.34 \mu s} = \frac{12V - 6V}{L}$$

$$L = 200'64 \mu H$$

Para obtener una tensión continua de calidad aceptable aguas abajo del reductor hay que asegurar que el rizado que se produce en dicha tensión toma unos valores razonables. Para simplificar el cálculo consideramos despreciable la resistencia parásita del condensador a colocar en la topología de reductor *Buck* y planteamos las siguientes ecuaciones:

$$i_c = C \frac{dv_o}{dt} = i_L - i_o \cong i_L - I_L$$

Siendo en la ecuación anterior i_c la corriente por la rama del condensador, i_o la corriente que circula por la carga, i_L el valor absoluto del rizado de corriente en la bobina, e I_L el nivel de corriente continua que atraviesa la bobina (ver Figura 25 obtenida de [5]).

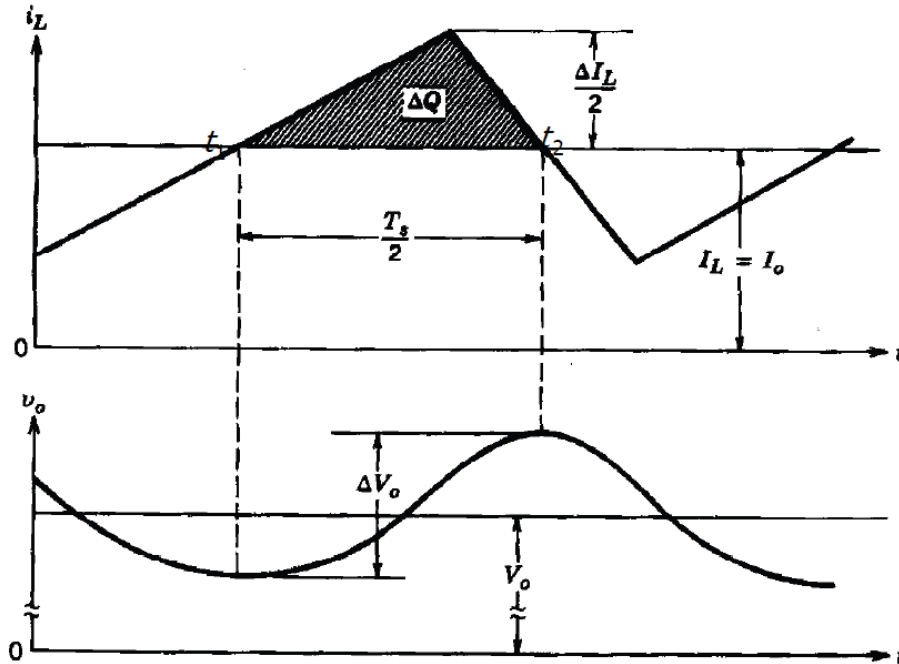


Figura 25

Habiendo definido de esta forma la corriente por el condensador, podemos calcular el rizado en función de la capacidad del condensador a utilizar de la siguiente manera:

$$\Delta V_o = \frac{1}{C} \int_0^{T_{sw}} i_c dt \cong \frac{T_{sw} \Delta I_L}{8C}$$

Siendo en esta ocasión ΔV_o el valor pico a pico de la tensión de salida y ΔI_L el incremento en magnitud de corriente de rizado en la bobina.

Del cálculo del valor de las variables de estado en régimen estacionario del sistema (ver apartado 2.2.3 Promediado del modelo en gran señal. de la memoria de este trabajo) obtenemos que el valor de $I_L = 0.2565A$. Para la siguiente ecuación de este mismo anexo hemos definido que el $\Delta I_L (\%) = 25\%$, por tanto:

$$\Delta I_L = \frac{\Delta I_L (\%) \cdot 0.2565}{100} = 0.064125A = 64mA$$

Definimos $\Delta V_o = 10mV$ como un valor aceptable para el rizado en la tensión de salida. Con ello ya podemos calcular el valor de la capacidad del condensador:

$$100mV \leq \frac{16.67\mu s \cdot 64mA}{8C}$$

$$C \geq 13.36\mu F$$

Por tanto, para valores superiores al C calculado obtendremos valores de rizado aceptables.

AII.2 Cálculos sobre el valor del condensador de *Bootstrap*

La utilización de la técnica *Bootstrap* es fundamental en este tipo de sistemas electrónicos de potencia para poder realizar correctamente el disparo de la puerta del MOSFET del lado *high* del semipunto.

Para el cálculo de la capacidad de almacenamiento de carga mínimo del condensador a utilizar para poder realizar dicho disparo nos hemos apoyado en la muy completa documentación que facilita el fabricante sobre el driver LM5104 utilizado en la construcción de este prototipo.

En ella se define ΔV_{HB} como la variación de tensión en la puerta del lado *high* del sistema de la siguiente manera:

$$\Delta V_{HB} = V_{DD} - V_{DH} - V_{HBL}$$

Siendo V_{DD} la tensión a la que está alimentado el circuito, V_{DH} la caída de tensión en directa del diodo de *Bootstrap* que integra el *driver*. A su vez V_{HBL} puede ser calculado como:

$$V_{HBL} = V_{HBR} - V_{HBH}$$

Siendo V_{HBR} la tensión de subida umbral en el pin *HB* del *driver* para la carga del condensador de *Bootstrap* y V_{HBH} el umbral de histéresis del proceso.

El valor de la tensión de alimentación $V_{DD} = 12V$ queda definido por diseño, mientras que $V_{DH} = 1.1V$, $V_{HBR} = 7.1V$ y $V_{HBH} = 0.4V$ son datos que pueden obtenerse de la hoja de características del dispositivo. Con todo ello sabemos que:

$$\Delta V_{HB} = 12V - 1.1V - (7.1V - 0.4V) = 4.2V$$

Con este dato podemos definir el valor de la capacidad del condensador de *Bootstrap* como:

$$C_{BOOT} = \frac{Q_{TOTAL}}{\Delta V_{HB}}$$

Siendo la carga energética total Q_{TOTAL} calculada a partir de la siguiente ecuación:

$$Q_{TOTAL} = Q_{gm\acute{a}x} + I_{HBO} \frac{D_{m\acute{a}x}}{F_{SW}}$$

Con $I_{HBO} = 10\mu A$ la corriente del circuito de *Bootstrap* y $Q_{gm\acute{a}x} = 34nC$ la carga en la puerta del MOSFET para su disparo, características obtenidas de la información proporcionada por los fabricantes.

Además, $D_{m\acute{a}x} = 0.9$ tal y como hemos definido a través de su saturación por software en el código C desarrollado para este trabajo y comentado en el apartado 4. Implementación del control en lenguaje C. de la memoria técnica. Así como $F_{SW} = 60kHz$ definido por diseño. Sabiendo esto podemos obtener la carga de la siguiente forma:

$$Q_{TOTAL} = 34nC + 10\mu A \frac{0.9}{60kHz} = 34.15nC$$

Y con ello el valor mínimo del condensador de *Bootstrap*:

$$C_{BOOT} \geq \frac{34.15nC}{4.2V} = 8.13nF$$

AII.3 Selección de la resistencia para el ajuste del tiempo muerto.

Con el objetivo de que en ningún momento los dos MOSFET del diseño coincidan en un mismo estado de conducción, lo que daría lugar al cortocircuito del semipunto del reductor y por ende a su destrucción, el driver LM5104 incluye un tiempo muerto programable para asegurar un pequeño desfase entre ambas señales de disparo. Con ayuda de la Figura 26 extraída del *datasheet* del fabricante podemos obtener el valor de la resistencia a colocar en el diseño.

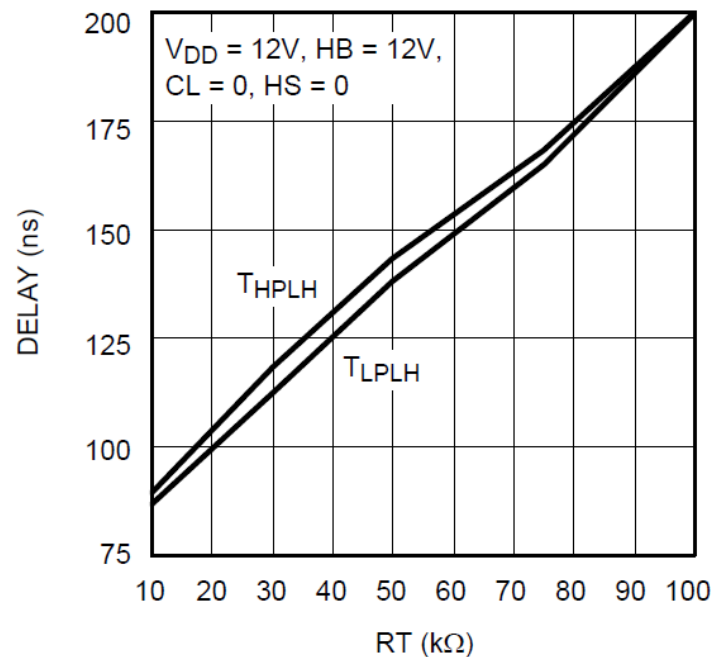


Figura 26

Teniendo en cuenta la temporización para la que se ha diseñado el reductor *Buck* de este TFG, se ha elegido una resistencia de $100\text{k}\Omega$ que proporciona un desfase de $0.02\mu\text{s}$.

II.4 Consideraciones acerca de la disipación energética del diodo de *Bootstrap*

En la hoja de características del componente LM5104 se explica cómo las fuentes de disipación de potencia para este dispositivo son dos: por un lado las pérdidas relacionadas con el driver de la puerta y por otro las relacionadas con el diodo de *Bootstrap*.

Las primeras quedan relacionadas con la frecuencia de conmutación del sistema, mientras que las asimilables al diodo son función de la capacitancia de la carga a la salida del reductor. Con estos parámetros se puede entrar a la Figura 27 extraída de las hojas de características del componente y obtener la potencia total disipada.

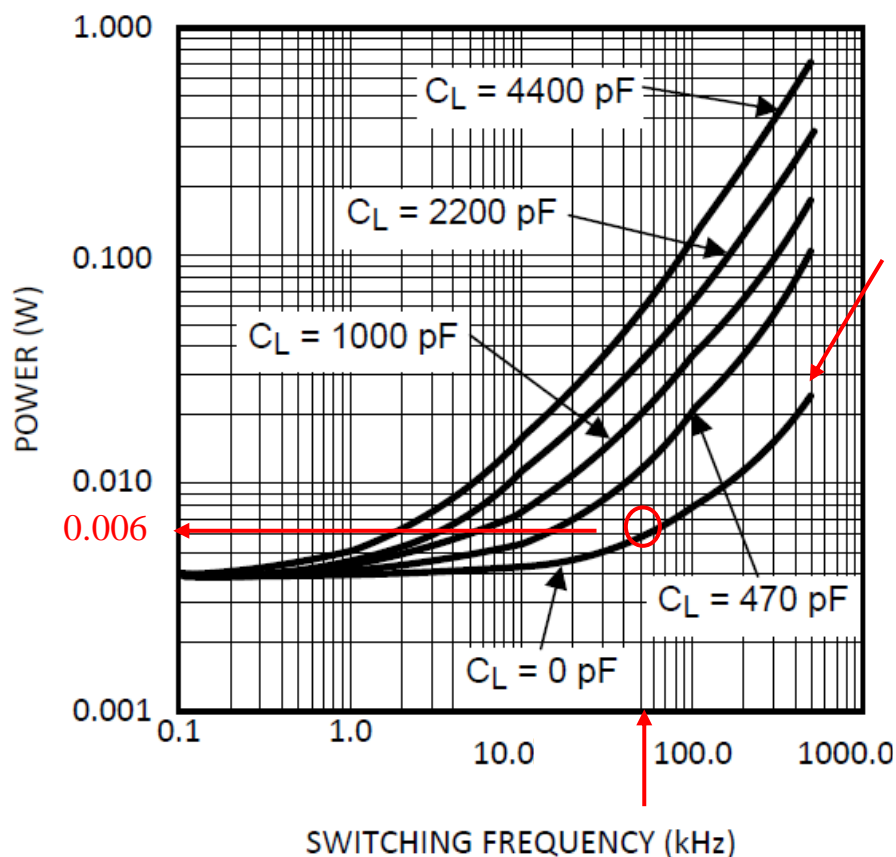


Figura 27

Como se puede observar la potencia disipada por este dispositivo es muy pequeña y por tanto podemos desechar la idea de utilizar diodos de *Bootstrap* de menor caída directa de tensión o modificar la frecuencia de conmutación.

II.5 Cálculos sobre el regulador.

Para el cálculo de la ecuación del regulador del sistema nos hemos apoyado en la aplicación *Sisotool* de *Matlab*. El primer paso en el diseño de este regulador ha sido elegir una frecuencia de corte adecuada. Para ello nos hemos asegurado de trabajar en un

punto lo suficientemente alejado de la frecuencia de muestreo del sistema. Por ello elegimos una frecuencia unas 10 veces menor:

$$\omega_s = 60\text{kHz} = 376991\text{rad/s}$$

$$\omega_c = 30000\text{rad/s}$$

A esa frecuencia de corte podemos observar (ver Figura 28) cómo el margen de fase (MF) es insuficiente para garantizar la estabilidad del sistema en bucle cerrado. Por tanto lo primero que se plantea es incluir regulador proporcional con adelanto de fase (PAF) que aumente el MF en la ω_c elegida.

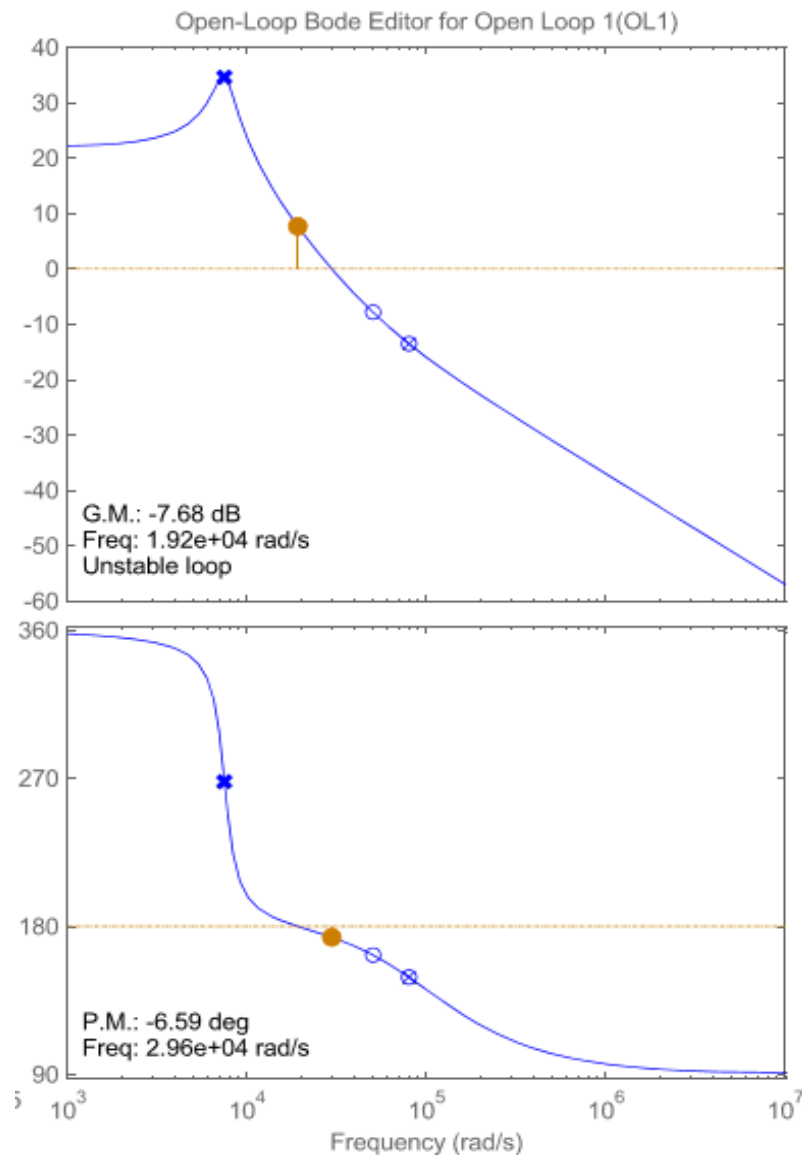


Figura 28

Introduciendo en la aplicación el tipo de regulador deseado, la frecuencia a la que se quiere trabajar y el margen de fase deseado, automáticamente proporciona las frecuencias de los polos y ceros a colocar en el sistema así como las ganancias y la propia ecuación. Lo cual facilita los cálculos y acelera enormemente la tarea del ingeniero. La ecuación del regulador calculada de esta manera tiene la siguiente forma:

$$C(s) = 0.17191 \cdot \frac{(1 + 0.0002s)}{(1 + 8.2 \cdot 10^{-6} s)}$$

Y el diagrama de Bode se ha modificado obteniendo la forma que se muestra en la Figura 29. En ella se puede observar cómo el MF a la frecuencia de corte deseada ha aumentado hasta los 60° lo que aseguraría la estabilidad en bucle cerrado del sistema.

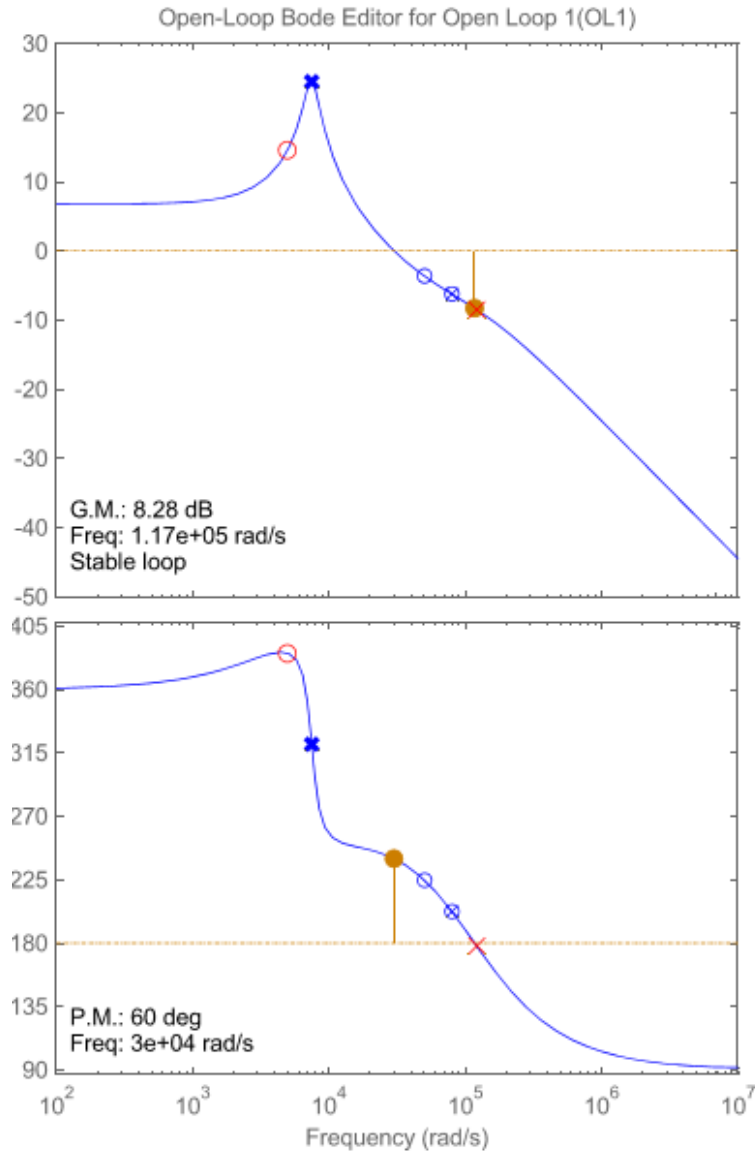


Figura 29

No obstante, la ganancia a bajas frecuencias es pequeña, por lo que se plantea la introducción de un compensador PI que aumente esa ganancia y de esta manera reduzca el error en el estado estacionario. La frecuencia de corte del PI debe estar lo suficientemente alejada de manera que el compensador no afecte al MF a la frecuencia de corte. Se elige una frecuencia para el compensador PI diez veces menor que la frecuencia de corte:

$$\omega_{PI} = \frac{\omega_c}{10} = 3000 \text{ rad/s}$$

La ecuación de un compensador PI consta de un cero, un integrador y una ganancia, como se muestra en la siguiente ecuación:

$$C_{PI}(s) = \frac{K(1+T_I s)}{T_I s}$$

Para añadir esta compensación al regulador ya calculado lo haremos manualmente a través del panel *Compensator Editor* de *Sisotool* donde nos permite seleccionar que tipo de elemento incluir y, si corresponde, la frecuencia a la que se desea.

Incluyendo todas las modificaciones comentadas en el apartado anterior obtenemos un diagrama de Bode como el que se muestra en la Figura 30. En él se contemplan las características deseables que perseguíamos con el diseño del regulador.

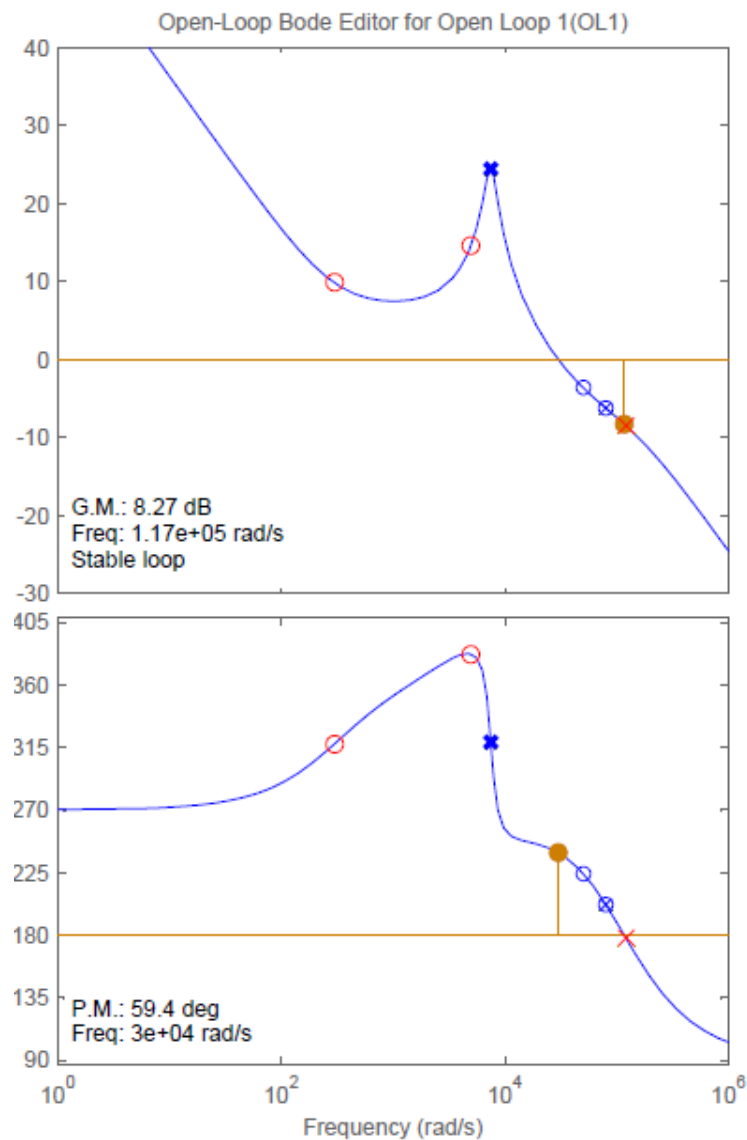


Figura 30

La aplicación *Sisotool* también nos proporciona la siguiente ecuación del regulador que será la que implementaremos para llevar a cabo el control del sistema.

$$C(s) = 515.73 \cdot \frac{(1 + 0.0002s)(1 + 0.00033s)}{s(1 + 8.2 \cdot 10^{-6}s)}$$

También podemos observar en el diagrama del R-Locus (Figura 31) como todos los polos quedan en el semiplano negativo, lo que indica la estabilidad del sistema.

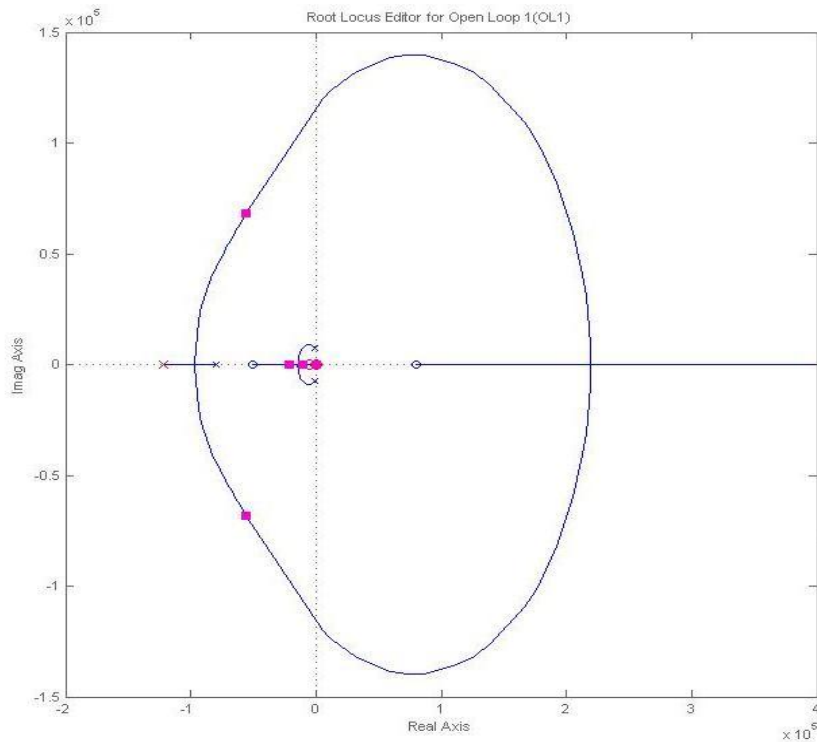


Figura 31

AII.6 Cálculos sobre la etapa de acondicionamiento del convertidor A/D.

Para diseñar la ganancia de la etapa de acondicionamiento de la tensión de entrada al convertidor A/D hemos determinado que la tensión en el punto de trabajo del convertidor represente el 70% del valor máximo del rango dinámico del convertidor.

Como la tensión de alimentación del microcontrolador es de $V_{cc} = 3.6V$ y esta es la misma tensión utilizada como referencia del convertidor A/D, la tensión de referencia en condiciones nominales será:

$$V_{REF} = \frac{70 \cdot V_{cc}}{100} = \frac{70 \cdot 3.6}{100} = 2.52V$$

Con esto, podemos calcular la ganancia de la etapa para $V_o = 6V$, cuya topología es la de un divisor de tensión, de la siguiente manera:

$$H = \frac{V_{REF}}{V_0} = \frac{R_2}{R_2 + R_1} = 0.42$$

De la ecuación anterior podemos despejar la relación de resistencias teóricas a colocar en el diseño, cuyos valores reales se han medido en el laboratorio ajustando la ganancia y las referencias acorde a ellos. Los valores teóricos de dichas resistencias son:

$$R_1 = 13800\Omega$$

$$R_2 = 10000\Omega$$

Así mismo, también resulta deseable el colocar un filtro a la entrada del conversor A/D que elimine los ruidos de altas frecuencias que puedan distorsionar las medidas de dicho periférico. Se ha colocado un filtro de paso bajo que elimine las señales de frecuencias superiores a los $120kHz$. La capacidad correspondiente a dicho filtro se ha calculado de la siguiente manera:

$$C_f = \frac{1}{2\pi f (R_1 \parallel R_2)}$$

$$C_f = \frac{1}{2\pi 120k (10k \parallel 14.8k)} \cong 220 pF$$

Anexo III. Programa en lenguaje C.

```
#include <msp430.h>

void InitializeADC10(void);
void InitializeClock(void);
void InitializeTimer0(void);
void InitializeTimer1(void);
void InitializePins(void);

signed int FG, V1, PWM;
const signed int a0 = 1877, a1 = -3595, a2 = 1719, b1 = 63, b2 = 1; const
signed int REF = 200;
signed int ek = 0, ek_1 = 0, ek_2 = 0;
signed int dk = 0, dk_1 = 0, dk_2 = 0;

int main(void) {

    InitializeClock();
    InitializeADC10();
    InitializeTimer0();
    InitializeTimer1();
    InitializePins();

    RESLO = 0;
    RESHI = 0;

    WDTCTL = WDTPW | WDTHOLD;

    _bis_SR_register(GIE);

    while(1){

        if (FG == 1){
            P1OUT |= BIT4;
            ek_2 = ek_1;
            ek_1 = ek;
            ek = REF - V1;

            MACS = a0; OP2 = ek;
            MACS = a1; OP2 = ek_1;
            MACS = a2; OP2 = ek_2;
            MACS = b1; OP2 = dk_1;
            MACS = b2; OP2 = dk_2;

            dk = ((RESHI << 10) | ((unsigned int)RESLO >> 6));

            if (((RESHI & 0xFFE0) != 0xFFE0) && ((RESHI & 0x8000) != 0))
            {
                dk = 0x8000;
            }
            if (((RESHI & 0xFFE0) != 0) && ((RESHI & 0x8000) == 0)) {
                dk = 0x7FFF;
            }

            dk_2 = dk_1;
            dk_1 = dk;

            RESLO = 0;
        }
    }
}
```

```

        RESHI = 0;

        FG = 0;

        PWM = dk;

        if (dk > 360) {
            PWM = 360;
        }
        if(dk < 40){
            PWM = 40;
        }

        P1OUT &= ~BIT4;
    }
}

#pragma vector = TIMER1_A0_VECTOR
__interrupt void TIMER1_A0_ISR (void){
    P1OUT |= BIT4;
    TA1CCR1 = PWM;
    FG = 1;
    TA1CCTL0 &= ~CCIFG;
    TA1CTL &= ~TAIFG;

    P1OUT &= ~BIT4;
}

#pragma vector = TIMER1_A1_VECTOR
__interrupt void TIMER1_A1_ISR (void){
    P1OUT |= BIT3;
    if ((TA1CCTL2 & CCIFG) == 1){
        ADC10CTL0 |= (ADC10SC + ADC10ENC);
        TA1CCTL2 &= ~CCIFG;
        TA1CTL &= ~TAIFG;
    }
    else {
        TA1CCTL2 &= ~CCIFG;
        TA1CTL &= ~TAIFG;
    }
}

#pragma vector = ADC10_VECTOR
__interrupt void ADC10_ISR(void){
    if ((ADC10IFG & ADC10IFG0) == 1){
        ADC10CTL0 &= ~(ADC10SC + ADC10ENC);
        V1 = ADC10MEM0;
        P1OUT &= ~BIT3;
    }
}

#pragma vector = TIMER1_A0_VECTOR
__interrupt void TIMER1_A0_ISR (void){
    P1OUT |= BIT3;
    if (((TA0CCTL1 & CCIFG) == 1) && ((P4IN & BIT1) == 1)){
        P1OUT |= BIT4;
    }
}

```

```

        TA1CCTL2 &= ~CCIFG;
        TA1CTL &= ~TAIFG;
    }
    else {
        P1OUT &= ~BIT4;
        TA1CCTL2 &= ~CCIFG;
        TA1CTL &= ~TAIFG;
    }
}
void InitializeClock(){
    CSCTL0 = CSKEY;
    CSCTL1 = DCORSEL + DCOFSEL_3;
    CSCTL2 = SELA_3 + SELS_3 + SELM_3;
    CSCTL3 = 0;
}

void InitializeADC10(void){
    P1SEL1 |= BIT1 ;
    P1SEL0 |= BIT1 ;
    ADC10CTL0 &= ~(ADC10ENC);
    ADC10CTL0 |= (ADC10SHT_3 + ADC10ON) ;
    ADC10CTL1 |= (ADC10SSEL_3 + ADC10CONSEQ_0 + ADC10SHP + ADC10DIV_1) ;
    ADC10CTL2 &= ~(ADC10RES);
    ADC10MCTL0 |= (ADC10INCH_1 + ADC10SREF_0) ;
    ADC10CTL0 |= ADC10ENC;
    ADC10IE |= ADC10IE0;
}

void InitializeTimer0(void){
    TA0CTL |= (TASSEL_2 + ID_1 + MC_1 + TAIE);
    TA0CCTL1 |= CCIE;
    TA0CCR0 = 0xFFFF;          TA0CCR1 = 12000;
}

void InitializeTimer1(void){
    TA1CTL |= (TASSEL_2 + ID_0 + MC_1 + TAIE);
    TA1CCTL0 |= CCIE;
    TA1CCTL1 |= OUTMOD_7;
    TA1CCTL2 |= CCIE;
    TA1CCR0 = 399;
    TA1CCR1 = 199;
    TA1CCR2 = 239;
}

void InitializePins(void){
    P1DIR |= (BIT3 + BIT2 + BIT4)
    P1SEL0 |= BIT2;
    P1SEL1 &= ~BIT2;
    P4DIR &= ~BIT0;
    P4SEL0 &= ~BIT0;
    P4SEL1 &= ~BIT0;
}

```