

67227 - Control digital con FPGA de etapas de potencia

Información del Plan Docente

Año académico	2016/17
Centro académico	110 - Escuela de Ingeniería y Arquitectura
Titulación	527 - Máster Universitario en Ingeniería Electrónica
Créditos	5.0
Curso	1
Periodo de impartición	Primer Semestre
Clase de asignatura	Optativa
Módulo	---

1. Información Básica

1.1. Recomendaciones para cursar esta asignatura

Se recomienda haber cursado o estar cursando la asignatura obligatoria Sistemas Electrónicos Avanzados o tener conocimientos previos de diseño de circuitos digitales mediante metodologías y herramientas basadas en el uso del lenguaje VHDL.

Asimismo, se aconseja al alumno seguir la asignatura de forma presencial, asistiendo y participando activamente en las clases con el profesor, tanto teóricas como prácticas.

1.2. Actividades y fechas clave de la asignatura

El calendario detallado de las diversas actividades a desarrollar se establecerá una vez que la Universidad y el Centro hayan aprobado el calendario académico (el cual podrá ser consultado en la página web del centro).

A título orientativo:

- **Período de clases** : primer cuatrimestre (Otoño).
- **Clases de teoría y problemas-casos** : cada semana hay programadas clases de teoría y/o problemas-casos en el aula.
- **Sesiones prácticas de laboratorio** : el estudiante realizará sesiones prácticas de laboratorio y entregará trabajos asociados a las mismas.
- **Entrega de trabajos** : se informará adecuadamente en clase de las fechas y condiciones de entrega.
- **Examen** : habrá un examen de 1ª convocatoria y otro de 2ª convocatoria en las fechas concretas que indique el centro.

2. Inicio

2.1. Resultados de aprendizaje que definen la asignatura

El estudiante, para superar esta asignatura, deberá demostrar los siguientes resultados...

Aplica los conocimientos adquiridos para seleccionar una FPGA para un diseño dado en función de sus recursos hardware.

67227 - Control digital con FPGA de etapas de potencia

Diseña en VHDL moduladores digitales para las diferentes etapas de potencia.

Diseña en VHDL reguladores lineales digitales utilizando aritmética en coma fija.

Conoce las metodologías y herramientas basadas en el uso del lenguaje VHDL para implementar diseños digitales complejos en FPGA.

Verifica funcionalmente el diseño mediante simulación en lazo cerrado del control digital y de la etapa de potencia.

2.2.Introducción

Breve presentación de la asignatura

La asignatura forma al alumno en la descripción con VHDL e implementación en FPGA de sistemas electrónicos de control digital de etapas de potencia. Se abordan tanto las técnicas básicas de generación de las señales de disparo de los dispositivos como la implementación en coma fija de un regulador lineal y su simulación en lazo cerrado. Finalmente, se contemplan ejemplos completos de aplicación.

3.Contexto y competencias

3.1.Objetivos

La asignatura y sus resultados previstos responden a los siguientes planteamientos y objetivos:

En esta asignatura se pretende formar profesionales que conozcan las técnicas de control digital de etapas de potencia y que sean capaces de usarlas en aplicaciones reales. Para ello será necesario estudiar tres aspectos fundamentales: las técnicas de modulación y su implementación digital, para generar las señales de disparo de los dispositivos; la implementación en coma fija de reguladores lineales clásicos; y las técnicas de simulación en lazo cerrado de todo el sistema, incluyendo la parte digital y la analógica y de potencia, para verificar las prestaciones del control.

3.2.Contexto y sentido de la asignatura en la titulación

Esta asignatura es parte fundamental del bloque temático de la materia optativa "Electrónica para sistemas de potencia" del máster, ya que la tendencia actual para controlar sistemas de potencia es la utilización de técnicas digitales.

Para cursar esta asignatura se requieren conocimientos vistos principalmente en "Sistemas electrónicos avanzados". Además, esta asignatura está muy relacionada con la asignatura optativa "Modelado y control de sistemas electrónicos de potencia", en la que se obtienen los modelos para diseñar el control y se proponen controles analógicos, que pueden ser el punto de partida de su implementación digital. Los conocimientos proporcionados por esta asignatura permiten abordar la implementación digital en FPGA de distintos sistemas electrónicos que se estudian en otras asignaturas del máster.

3.3.Competencias

Al superar la asignatura, el estudiante será más competente para...

COMPETENCIAS BÁSICAS:

CB6. Poseer y comprender conocimientos que aporten una base u oportunidad de ser originales en el desarrollo y/o aplicación de ideas, a menudo en un contexto de investigación.

67227 - Control digital con FPGA de etapas de potencia

CB7. Que los estudiantes sepan aplicar los conocimientos adquiridos y su capacidad de resolución de problemas en entornos nuevos o poco conocidos dentro de contextos más amplios (o multidisciplinares) relacionados con su área de estudio.

CB10. Que los estudiantes posean las habilidades de aprendizaje que les permitan continuar estudiando de un modo que habrá de ser en gran medida auto dirigido o autónomo.

COMPETENCIAS GENERALES:

CG1. Capacidad para el modelado físico-matemático, cálculo y simulación en centros tecnológicos y de ingeniería, particularmente en tareas de investigación, desarrollo e innovación en ámbitos relacionados con la Ingeniería Electrónica y campos multidisciplinares afines.

CG2. Capacidad para proyectar y diseñar productos, procesos e instalaciones en el ámbito de la Ingeniería Electrónica.

CG4. Capacidad para abordar con garantías la realización de una tesis doctoral en el ámbito de la Ingeniería Electrónica.

COMPETENCIAS ESPECÍFICAS:

CE2. Capacidad de concebir y desarrollar sistemas digitales avanzados basados en dispositivos programables, dispositivos lógicos configurables y circuitos integrados, con dominio de las herramientas de descripción de hardware.

CE4. Capacidad de especificar, caracterizar y diseñar componentes y sistemas electrónicos complejos en aplicaciones industriales y domésticas.

3.4.Importancia de los resultados de aprendizaje

Los conocimientos, aptitudes y habilidades adquiridos a través de esta asignatura, junto con los del resto del Máster en Ingeniería Electrónica, deben permitir al estudiante desarrollar las competencias anteriormente expuestas, así como abordar con garantías la realización de una tesis doctoral en el ámbito de la aplicación de técnicas digitales para el control de etapas de potencia, o desempeñar adecuadamente una labor profesional en el mencionado ámbito.

4.Evaluación

El estudiante deberá demostrar que ha alcanzado los resultados de aprendizaje previstos mediante las siguientes actividades de evaluación

Examen global con cuestiones teórico prácticas y problemas:

Se realizará a final del curso una prueba con cuestiones y problemas relativas tanto a los contenidos teóricos como a las prácticas realizadas. En el examen se podrán consultar los materiales del curso.

Esta actividad se calificará de 0 a 10 puntos y supondrá el **50%** de la calificación del estudiante en la asignatura.

Asistencia y evaluación de las prácticas:

67227 - Control digital con FPGA de etapas de potencia

Se evaluará el trabajo realizado en las sesiones de laboratorio pues se considera que el aprendizaje de esta materia está asociado a la experimentación práctica. Además de la asistencia (que es obligatoria) se evaluarán los siguientes aspectos relativos a la realización de las prácticas:

- Preparación previa de la práctica.
- Manejo de las herramientas de diseño electrónico.
- La autonomía de los estudiantes en el laboratorio.
- El funcionamiento del diseño en la FPGA.
- La participación de cada uno de los integrantes del grupo en cada trabajo.

Esta actividad se calificará de 0 a 10 puntos y supondrá el **30 %** de calificación del estudiante en la asignatura.

Valoración de los trabajos realizados en relación a las prácticas:

Se requerirá la elaboración de un informe al finalizar cada práctica. Este informe constará de un resumen de la práctica y las respuestas a las cuestiones planteadas en el enunciado de la práctica. Se apreciará especialmente el grado de cumplimiento de la práctica y de las cuestiones planteadas.

Esta actividad se calificará de 0 a 10 puntos y supondrá el **20%** de la calificación del estudiante en la asignatura.

Calificación global:

La asignatura se evaluará en la modalidad de **evaluación global** mediante las actividades anteriormente expuestas.

La asignatura se supera con una calificación global mayor o igual que 5 puntos sobre 10.

5.Actividades y recursos

5.1.Presentación metodológica general

El proceso de aprendizaje que se ha diseñado para esta asignatura se basa en lo siguiente:

El proceso de enseñanza se desarrollará en tres niveles principales: clases de teoría, problemas y laboratorio, con creciente participación del estudiante.

- En las clases de teoría se expondrán las bases teóricas del diseño digital con FPGA para aplicaciones de potencia.
- En las clases de problemas se desarrollarán problemas y diseños representativos con la participación de los estudiantes.
- Se realizarán prácticas de laboratorio en grupos reducidos en las que se realizarán diseños digitales en VHDL, se simularán y se probarán en una placa de desarrollo con FPGA.

5.2.Actividades de aprendizaje

Las actividades de aprendizaje previstas en esta asignatura son las siguientes:

Actividades presenciales (1.96 ECTS, 49 horas):

A01 Clase magistral (20 horas)

Sesiones expositivas y explicativas de contenidos, siempre acompañadas de ejemplos. Se presentarán los conceptos importantes y novedosos del diseño, simulación e implementación de controladores digitales en FPGAs utilizando el

67227 - Control digital con FPGA de etapas de potencia

lenguaje de descripción de hardware VHDL. Los materiales que se expondrán en las clases magistrales estarán a disposición de los alumnos a través del Anillo Digital Docente.

A02 Resolución de problemas y casos (10 horas)

En esta actividad se resolverá un conjunto de problemas representativos. Esta actividad se realizará en el aula de forma presencial. Los materiales que se expondrán en las clases magistrales estarán a disposición de los alumnos a través del Anillo Digital Docente

A03 Prácticas de laboratorio (15 horas)

Las prácticas están estructuradas en 5 sesiones de 3 horas cada una. Es necesario venir al laboratorio con el trabajo preparatorio previo realizado. Los enunciados de las prácticas estarán a disposición de los alumnos a en el Anillo Digital Docente.

A06 Tutela de trabajos docentes (2 horas)

Tutela personalizada profesor-estudiante para los trabajos docentes.

A08 Pruebas de evaluación (2 horas)

La actividad de evaluación comprende la realización del examen y la revisión de las calificaciones del examen y de los trabajos.

Actividades no presenciales (3.04 ECTS, 76 horas):

A06 Trabajos docentes (20 horas)

En esta actividad se realizarán los trabajos relacionados con las prácticas. Los trabajos se realizarán en grupos de dos personas.

A07 Estudio (56 horas)

Esta actividad comprende tanto el estudio personal encaminado a lograr el seguimiento adecuado de la asignatura, la realización de las prácticas, la preparación del examen y las tutorías.

5.3.Programa

El programa por temas que se propone para alcanzar los resultados de aprendizaje previstos es el siguiente:

- T0: Presentación e introducción a la asignatura.
- T1: Diseño con FPGA para etapas de potencia.
 - o Características generales de las FPGA.
 - o Tendencias y opciones de diseño con FPGA.
- T2: Simulación en VHDL de etapas de potencia.

67227 - Control digital con FPGA de etapas de potencia

- o Modelos y herramientas de simulación.
- o Modelos funcionales en VHDL: modulador PWM, conversor A/D y convertidores electrónicos de potencia
 - T3: Moduladores. Generación digital de señales de disparo.
- o Modulador PWM
- o Señales de disparo complementarias
- o Modulador SPWM
- o Modulador sigma-delta de primer orden
- o Modulación SSM (Spread Spectrum Modulation)
 - T4: Implementación de reguladores digitales en VHDL.
- o Control digital vs. analógico.
- o Especificaciones ADC y DPWM
- o Modelado de la etapa de potencia
- o Rediseño digital y diseño directo
- o Opciones avanzadas: identificación y autotuning.
- o Implementación del controlador en coma fija

Programa de las sesiones de prácticas

- P1: Control de conversor A/D. Simulación + Montaje.
- P2: Modelado en VHDL de un convertidor Buck. Simulación.
- P3: Modulador sigma-delta. Simulación + Montaje.
- P4: Control digital de un convertidor Buck I. Simulación.
- P5: Control digital de un convertidor Buck II. Simulación + Montaje.

5.4. Planificación y calendario

Calendario de sesiones presenciales y presentación de trabajos

Las clases magistrales y de problemas y las sesiones de prácticas en el laboratorio se imparten según horario establecido por el centro (horarios disponibles en su página web). El resto de actividades se planificará en función del número de alumnos y se dará a conocer con la suficiente antelación.

5.5. Bibliografía y recursos recomendados

Materiales bibliográficos recomendados

Materiales docentes básicos:

- Disponibles en <http://moodle2.unizar.es>
- Transparencias **de la asignatura** : son considerados los apuntes de la asignatura.
- **Enunciados de problemas y guiones de prácticas** .
- **Materiales docentes complementarios** : conjunto de materiales de utilidad para la asignatura: manuales de la placa de FPGA, hojas de características de componentes, etc.

Textos de referencia:

- J.I. Artigas, L.A. Barragán, C. Orrite, I. Urriza, "Electrónica Digital. Aplicaciones y problemas con VHDL", Prentice-Hall, 2002.
- S. Buso, P. Mattavelli, "Digital Control in Power Electronics", Lectures on Power Electronics #2, Morgan & Claypool, 2006.
- L. Corradin, D. Maksimovic, P. Mattavelli, R. Zane, "Digital Control of High-Frequency Switched-Mode Power Converters", IEEE Press Series on Power Engineering, Wiley, 2015.

Textos complementarios:

- Á. de Castro, "Aplicación del Control Digital basado en Hardware Específico para Convertidores de Potencia Conmutados", Tesis doctoral, UPM, 2003. Capítulo español del IEEE PELS.
- J.A. Cobos, O. García, A. de Castro, A. Soto, "Keeping an eye on Digital Control", IEEE APEC 2006 Seminar, Dallas (USA).
- D. Maksimovic, R. Zane, "Digital Control of Switched Mode Power Supplies", IEEE APEC 2006 Seminar, Dallas (USA).

67227 - Control digital con FPGA de etapas de potencia

- Artículos específicos de publicaciones del IEEE.